

⑪ 公開特許公報 (A)

平2-295357

⑫ Int.Cl. 5

H 04 N 1/40
G 06 F 15/70
H 04 N 1/40識別記号 F
3 1 0
1 0 4

序内整理番号

6940-5C
9071-5B
6940-5C

⑬ 公開 平成2年(1990)12月6日

審査請求 未請求 請求項の数 2 (全61頁)

⑭ 発明の名称 画像処理装置

⑮ 特 願 平1-117009

⑯ 出 願 平1(1989)5月10日

⑰ 発明者 池田 義則	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発明者 市川 弘幸	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発明者 栗田 充	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発明者 林 公良	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発明者 本間 利夫	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発明者 白井 善子	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 出願人 キヤノン株式会社	東京都大田区下丸子3丁目30番2号	
⑰ 代理人 弁理士 丸島 儀一	外1名	

明細書

〔従来の技術〕

1. 発明の名称

画像処理装置

2. 特許請求の範囲

- (1) 入力画像データより加法3原色信号のうち色成分信号のうちの最小値信号を検出する手段と、前記検出信号の出力である最小値信号に基づき前記入力画像の網点領域を判別する手段とを有することを特徴とする画像処理装置。
- (2) 前記加法3原色信号はR(レッド)、G(グリーン)、B(ブルー)であることを特徴とする請求項(1)記載の画像処理装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は入力画像をデジタル的に処理し、これに種々の画像処理を施すことにより、カラー画像編集、処理を行う画像処理装置に関するものである。

近年、カラー原稿を色分解し、画素ごとに読み取り、読み取った画像データをデジタル処理し、カラーブリンタに出力する事により、デジタルカラーハードコピーを得るデジタルカラー複写機が広範に普及しつつある。この種の装置では画像データをデジタル的に処理できるという利点から、画像の出力位置を移動させたり(第72図(a))、所望の画像領域を抜き出したり(第72図(b))、所望の領域内のある色のみ色を変換したり(第72図(c))、メモリに記憶された文字や画像を反射原稿にはめ込んだり(第72図(d))等種々の画像加工が可能になり、いわゆるカラー複写の分野での応用は広がりつつある。

従って、種々の機能を組み合わせる事により、カラーでの企画書、宣伝ポスター、促販資料、デザイン図等に簡易に応用できる様になってきている。

一方、カラー反射原稿に対して文字はより文字らしく、画像はより画像らしくという要求が高まっており、これに対しては像域分離によって文

字部と画像部を分離し、文字部には高解像処理が、特に黒い文字に関しては黒単色で打たれる処理が、他方画像部には高階調処理がなされている。

[発明が解決しようとしている課題]

しかしながら上記従来例では像域分離に際し、网点検出信号として輝度信号Y

$$Y = 0.3R + 0.6G + 0.11B$$

を用いていた。この輝度信号(Y)は色度と相關のない信号であるため、色の付いた网点信号の抽出に対して弱いという欠点を持っていた。その結果色の网点部に関して誤判定が生じていた。

そこで、本発明は上記欠点を除去し、像域分離を的確に行い、高精度の画像処理を行うことができる画像処理装置を提供することを目的とする。

[課題を解決するための手段及び作用]

上記課題を解決するため本発明の画像処理装置は、入力画像データより加法3原色信号のうちの最小値信号を検出する手段と、前記検出信号の出力である最小値信号に基づき前記入力画像の网点領域を判別する手段とを有することを特徴とする。

[実施例]

以下、図面を参照して本発明を詳細に説明する。

第1図は本発明に係るデジタルカラー画像処理システムの概略内部構成の一例を示す。本システムは、図示のように上部にデジタルカラー画像読み取り装置(以下、カラーリーダーと称する)1と、下部にデジタルカラー画像プリント装置(以下、カラープリンタと称する)2とを有する。このカラーリーダー1は、後述の色分解手段とCCDのような光電変換素子とにより原稿のカラー画像情報をカラー別に読み取り、電気的なデジタル画像信号に変換する。また、カラープリンタ2は、そのデジタル画像信号に応じてカラー画像をカラー別に再現し、被記録紙にデジタル的なドット形態で複数回転写して記録する電子写真方式のレーザビームカラープリンタである。

まず、カラーリーダー1の概要を説明する。

3は原稿、4は原稿を載置するプラテンガラス、5はハロゲン露光ランプ10により露光走査された原稿からの反射光像を集光し、等倍型フルカラー

上記構成において、前記判別手段は前記検出手段により検出された前記最小値信号に基づき、入力画像の网点領域を判別する。

(以下余白)

センサ6に画像入力するためのロッドアレイレンズであり、5、6、7、10が原稿走査ユニット11として一体となって矢印A1方向に露光走査する。露光走査しながら1ライン毎に読み取られたカラー色分解画像信号は、センサー出力信号増幅回路7により所定電圧に増幅された後、信号線501により後述するビデオ処理ユニットに入力され信号処理される。詳細は後述する。501は信号の忠実な伝送を保障するための同軸ケーブルである。信号502は等倍型フルカラーセンサ6の駆動パルスを供給する信号線であり、必要な駆動パルスはビデオ処理ユニット12内で全て生成される。8、9は後述する画像信号の白レベル補正、黒レベル補正のため白色板および黒色板であり、ハロゲン露光ランプ10で照射することによりそれぞれ所定の濃度の信号レベルを得ることができ、ビデオ信号の白レベル補正、黒レベル補正に使われる。13はマイクロコンピュータを有するコントロールユニットであり、これはバス508により操作パネル20における表示、キー入力制御およびビデオ処理ユニット

ト12の制御、ポジションセンサS1、S2により原稿走査ユニット11の位置を信号線509、510を介して検出、更に信号線503により走査体11を移動させるためのステッピングモーター14をパルス駆動するステッピングモーター駆動回路制御、信号線504を介して露光ランプドライバーによるハロゲン露光ランプ10のON/OFF制御、光量制御、信号線505を介してのデジタイザ16および内部キー、表示部の制御等カラーリーダー部1の全ての制御を行っている。原稿露光走査時に前述した露光走査ユニット11によって読み取られたカラー画像信号は、增幅回路7、信号線501を介してビデオ処理ユニット12に入力され、本ユニット12内で後述する種々の処理を施され、インターフェース回路56を介してプリンター部2に送出される。

次に、カラープリンタ2の概要を説明する。711はスキヤナであり、カラーリーダー1からの画像信号を光信号に変換するレーザー出力部、多面体(例えば8面体)のポリゴンミラー712、このミラー

らのスリーブ731Y~731Bk、トナーホツパー730Y~730Bkおよびスクリュー732により現像器ユニット726が構成され、これらの部材は現像器ユニットの回転軸Pの周囲に配設されている。例えば、イエローのトナー像を形成する時は、本図の位置でイエロートナー現像を行い、マゼンタのトナー像を形成する時は、現像器ユニット726を図の軸Pを中心に回転して、感光体715に接する位置にマゼンタ現像器内の現像スリーブ731Mを配設させる。シアン、ブラックの現像も同様に動作する。

また、716は感光ドラム715上に形成されたトナー像を用紙に転写する転写ドラムであり、719は転写ドラム716の移動位置を検出するためのアクチュエータ板、720はこのアクチュエータ板719と近接することにより転写ドラム716がホームポジション位置に移動したのを検出するポジションセンサ、725は転写ドラムクリーナー、727は紙押えローラ、728は除電器および729は転写帶電器であり、これらの部材719、720、725、

712を回転させるモータ(不図示)およびf/θレンズ(結像レンズ)713等を有する。714はレーザ光の光路を変更する反射ミラー、715は感光ドラムである。レーザ出力部から出射したレーザ光はポリゴンミラー712で反射され、レンズ713およびミラー714を通って感光ドラム715の面を線状に走査(ラスター・スキャナ)し、原稿画像に対応した潜像を形成する。

また、711は一次帶電器、718は全面露光ランプ、723は転写されなかつ段留トナーを回収するクリーナ部、724は転写前帶電器であり、これらの部材は感光ドラム715の周囲に配設されている。

726はレーザ露光によって、感光ドラム715の表面に形成された静電潜像を現像する現像器ユニットであり、731Y、731M、731C、731Bkは感光ドラム715と接して直接現像を行う現像スリーブ、730Y、730M、730C、730Bkは予備トナーを保持しておくトナーホツパー、732は現像剤の移送を行なうスクリューであって、これ

727、729は転写ローラ716の周囲に配設されている。

一方、735、736は用紙(紙葉体)を収納する給紙カセット、737、738はカセット735、736から用紙を給紙する給紙ローラ、739、740、741は給紙および搬送のタイミングをとるタイミングローラであり、これらを経由して給紙搬送された用紙は紙ガイド749に導かれて先端を後述のグリツバに掛けながら転写ドラム716に巻き付き、像形成過程に移行する。

また、560はドラム回転モータであり、感光ドラム715と転写ドラム716を同期回転する、750は像形成過程が終了後、用紙を転写ドラム716から取りはずす剥離爪、742は取はずされた用紙を搬送する搬送ベルト、743は搬送ベルト742で搬送されて来た用紙を定着する画像定着部であり、画像定着部743は一対の熱圧力ローラ744および745を有する。

第2図以下に従って、本発明に係る画像処理回路について詳述する。本回路は、フルカラーの原稿を、

図示しないハロゲンランプや蛍光灯等の照明原で露光し、反射カラー像をCCD等のカラーイメージセンサで撮像し、得られたアナログ画像信号をA/D変換器等でデジタル化し、デジタル化されたフルカラー画像信号を処理、加工し、図示しない熱転写型カラープリンター、インクジェットカラープリンター、レーザービームカラープリンター等に出力しカラー画像を得るカラー画像複写装置、または予めデジタル化されたカラー画像信号をコンピューター、他のカラー画像読み取り装置、あるいは、カラー画像送信装置等より入力し、合成等の処理を行い、前述のカラープリンターに出力するカラー画像出力装置等に適用されるものである。

原稿は、まず図示しない露光ランプにより照射され、反射光はカラー読み取りセンサ500aにより画像ごとに色分解されて読み取られ、增幅回路501aで所定レベルに増幅される。533aはカラー読み取りセンサを駆動するためのパルス信号を供給するCCDドライバーであり、必要な

パルス源はシステムコントロールパルスジェネレータ534aで生成される。

第3図にカラー読み取りセンサおよび駆動パルスを示す。第3図(a)は本例で使用されるカラー読み取りセンサであり、主走査方向を5分割して読み取るべく $63.5 \mu\text{m}$ を1画素として(4dot/inch(以下dpiという))、1024画素、すなわち図の如く1画素を主走査方向にG、B、Rで3分割しているので、トータル $1024 \times 3 = 3072$ の有効画素数を有する。一方、各チップ58~62は同一セラミック基板上に形成され、センサの1, 3, 5番目(58a, 60a, 62a)は同一ラインLA上に、2, 4番目はLAとは4ライン分($63.5 \mu\text{m} \times 4 = 254 \mu\text{m}$)だけ離れたラインLB上に配置され、原稿読み取り時は、矢印AL方向に走査する。

各5つのCCDのうち1, 3, 5番目は駆動パルス群ODRV118aに、2, 4番目はEDRV119aにより、それぞれ独立にかつ同期して駆動される。ODRV118aに含まれるO01A, O02A, ORSとEDRV119aに含まれるE01A, E02A, ERS

はそれぞれ各センサ内での電荷転送クロツク、電荷リセットパルスであり、1, 3, 5番目と2, 4番目との相互干渉やノイズ制限のため、お互いにジッタないように全く同期して生成される。このため、これらパルスは1つの基準発振源OSC558a(第2図)から生成される。

第4図(a)はODRV118a, EDRV119aを生成する回路プロック、第4図(b)はタイミングチャートであり、第2図システムコントロールパルスジェネレータ534aに含まれる。単一のOSC558aより発生される原クロツクCLK0を分周したクロツクK0135aはODRVとEDRVの発生タイミングを決める基準信号SYNC2, SYNC3を生成するクロツクであり、SYNC2, SYNC3はCPUバスに接続された信号線22により設定されるプリセッタブルカウンタ64a, 65aの設定値に応じて出力タイミングが決定され、SYNC2, SYNC3は分周器66a, 67aおよび駆動パルス生成部68a, 69aを初期化する。すなわち、本プロックに入力されるHSYNC118を基準とし、

全て1つの発振源OSC558aより出力されるCLK0および全て同期して発生している分周クロツクにより生成されているので、ODRV118aとEDRV119aのそれぞれのパルス群は全くジッタのない同期した信号として得られ、センサ間の干渉による信号の乱れを防止できる。

ここで、お互いに同期して得られたセンサ駆動パルスODRV118aは1, 3, 5番目のセンサ58a, 60a, 62aに、EDRV119aは2, 4番目のセンサ59a, 61aに供給され、各センサ58a, 59a, 60a, 61a, 62aからは駆動パルスに同期してビデオ信号V1~V5が独立に出力され、第2図に示される各チャンネル毎で独立の増幅回路501~1~501~5で所定の電圧値に増幅され、同軸ケーブル101aを通して第3図(b)のOOS129aのタイミングでV1, V3, V5がEOS134aのタイミングでV2, V4の信号が送出されビデオ画像処理回路に入力される。

ビデオ画像処理回路に入力された原稿を5分割に分けて読み取って得られたカラー画像信号は、サ

ンブルホールド回路 S/H 502a にて G (グリーン), B (ブルー), R (レッド) の 3 色に分離される。従って S/H されたのちは $3 \times 5 = 15$ 系統の信号処理される。

S/H 回路 502a により、各色 R, G, B 毎にサンブルホールドされたアナログカラー画像信号は、次段 A/D 変換回路 503a で各 1~5 チャンネルごとでデジタル化され、各 1~5 チャンネル独立に並列で、次段に出力される。

さて、本実施例では前述したように 4 ライン分 ($63.5 \mu m \times 4 = 254 \mu m$) の間隔を副走査方向に持ち、かつ主走査方向に 5 領域に分割した 5 つの千鳥状センサで原稿読み取りを行っているため、先行走査しているチャンネル 2, 4 と残る 1, 3, 5 では読み取る位置がズレている。そこでこれを正しくつなぐために、複数ライン分のメモリを備えたズレ補正回路 504a によって、そのズレ補正を行っている。

次に、第 5 図 (a) を用いて黒補正／白補正回路 506a における黒補正動作を説明する。第 5 図 (b)

のようにチャンネル 1~5 の黒レベル出力はセンサに入力する光量が微少の時、チップ間、画素間のバラツキが大きい。これをそのまま出力し画像を出力すると、画像のデータ部にスジやムラが生じる。そこで、この黒部の出力バラツキを補正する必要があり、第 5 図 (a) のような回路で補正を行う。原稿読み取り動作に先立ち、原稿走査ユニットを原稿台先端部の非画像領域に配置された均一濃度を有する黒色板の位置へ移動し、ハロゲンを点灯し黒レベル画像信号を本回路に入力する。ブルー信号 B_{IN} に関しては、この画像データの 1 ライン分を黒レベル RAM 78a に格納すべく、セレクタ 82a で A を選択 (④)、ゲート 80a を閉じ (⑤)、81a を聞く。すなわち、データ線は 151a → 152a → 153a と接続され、一方 RAM 78a のアドレス入力 155a には HSYNC で初期化され、VCLK をカウントするアドレスカウンタ 84a の出力 154a が入力されるべくセレクタ 83a に対する⑥が出力され、1 ライン分の黒レベル信号が RAM 78a の中に格納される（以上黒基準値

読み込みモードと呼ぶ）。

画像読み込み時には、RAM 78a はデータ読み出しモードとなり、データ線 153a → 157a の経路で減算器 79a の B 入力へ毎ライン、1 画素ごとに読み出され入力される。すなわち、この時ゲート 81a は閉じ (⑦)、80a は聞く (⑧)。また、セレクタ 86a は A 出力となる。従って、黒補正回路出力 156a は、黒レベルデータ DK (i) に対し、例えばブルー信号の場合 $B_{IN} (i) - DK (i) = B_{OUT} (i)$ として得られる（黒補正モードと呼ぶ）。同様にグリーン G_{IN} 、レッド R_{IN} も 77aG, 77aR により同様の制御が行われる。また、本制御のための各セレクタゲートの制御線 ⑨, ⑩, ⑪, ⑫, ⑬ は、CPU22 (第 2 図) の I/O として割り当てられたラッチ 85a により CPU 制御で行われる。なお、セレクタ 82a, 83a, 86a を B 選択することにより CPU22 により RAM 78a をアクセス可能となる。

次に、第 6 図で黒補正／白補正回路 506a における白レベル補正（シエーディング補正）を説明

する。白レベル補正是原稿走査ユニットを均一な白色板の位置に移動して照射した時の白色データに基づき、照明系、光学系やセンサの感度バラツキの補正を行う。基本的な回路構成を第 6 図 (a) に示す。基本的な回路構成は第 5 図 (a) と同一であるが、黒補正では減算器 79a にて補正を行っていたのに対し、白補正では乗算器 79'a を用いる点が異なるのみであるので同一部分の説明は省く。

色補正時に、原稿を読み取るための CCD (500a) が均一白色板の読み取り位置（ホームポジション）にある時、すなわち、複写動作または読み取り動作に先立ち、図示しない露光ランプを点灯させ、均一白レベルの画像データを 1 ライン分の補正 RAM 78'a に格納する。例えば、主走査方向 A4 長手方向の幅を有するとすれば、 $16 \text{ pixels/mm} \times 297 \text{ mm} = 4752$ 画素、すなわち少なくとも RAM の容量は 4752 バイトであり、第 6 図 (b) のごとく、i 画素目の白色板データ $Wi (i=1 \sim 4752)$ とすると RAM 78'a には第 6 図 (c) のごとく、

各画素毎の白色板に対するデータが格納される。

一方、 W_i に対し、 i 番目の画素の通常画像の読み取り値 D_i に対し補正後のデータ $D_o = D_i \times FF_H / W_i$ となるべきである。そこでCPU22より、ラツチ 85' a @'，⑥'，⑦'，⑧'に対しゲート 80' a，81' aを開き、さらにセレクタ 82' a，83' a，86' aにてBが選択されるよう出力し、RAM78' aをCPUアクセス可能とする。次に、第6図(d)に示す手順でCPU22は先頭画素 W_0 に対し FF_H / W_0 ， W_1 に対し FF_H / W_1 …と順次演算してデータの置換を行う。色成分画像のブルー成分に対し終了したら(第6図(d) StepB)同様にグリーン成分(StepG)、レッド成分(StepR)と順次行い、以後、入力される原画像データ D_i に対して $D_o = D_i \times FF_H / W_i$ が出力されるようゲート 80' aが開(⑧')、81' aが閉(⑨')、セレクタ 83' a，86' aはAが選択され、RAM78' aから読み出された係数データ FF_H / W_i は信号線 153a → 157aを通り、一方から入力された原画像データ 151aとの乗算がとられ出力される。

前記色検出部により出力され“特定色である”という信号(以下ヒット信号と呼ぶ)を主走査、副走査方向(第7図の例では副走査方向のみ)に並げる処理を行うラインメモリ 10b～11b、ORゲート 12b、並げられたヒット信号 34bと非矩形信号(矩形を含む)BH127bより生成される色変換イネーブル信号 33b、イネーブル信号 33bと入力色分解データ(R_{IN} , G_{IN} , B_{IN} 1b～3b)、エリア信号 Ar4の同期合わせのためのラインメモリ 13b～16b、デイレイ回路 17b～20b、イネーブル信号 33b、同期合わせされた色分解データ(R_{IN}' , G_{IN}' , B_{IN}' 21b～23b)、エリア信号 Ar' 24bおよびCPU20により、レジスタ 26bに設定された色変換後の色データに基づいて色変換を行う色変換部 25b、色変換処理された色分解データ(R_{OUT} , G_{OUT} , B_{OUT} 28b～30b)、 R_{OUT} , G_{OUT} , B_{OUT} に同期して出力するヒット信号 Hout 31bより構成される。

次に、階調色判定および階調色変換のアルゴリ

以上のごとく、画像入力系の黒レベル感度、CCDの暗電流バラツキ、各センサー間感度バラツキ、光学系光量バラツキや白レベル感度等種々の要因に基づく、黒レベル、白レベルの補正を行い、主走査方向にわたって、白、黒とも各色ごとに均一に補正された画像データ B_{OUT} 101, G_{OUT} 102, R_{OUT} 103が得られる。ここで得られた白および黒レベル補正された各色分解画像データは、不図示の操作部からの指示により特定の色濃度、あるいは特定の色比率を有する画像上の画素を検出して、同じく操作部より指示される他の色濃度、あるいは色比率にデータ変換を行う色変換回路 Bに送出される。

< 色変換 >

第7図は色変換(階調色変換と濃度色変換)プロツク図である。第7図の回路は8ビットの色分解信号 R_{IN} , G_{IN} , B_{IN} (1b～3b)に対してCPU20によってレジスタ 6bに設定された任意の色を判定する色検出部 5b、複数ヶ所に対して色検出、色変換を行うためのエリア信号 Ar4b、

ズムの概要を述べる。ここに階調色判定、階調色変換とは、色判定、色変換を行うにあたって同一色相の色に対し、濃度値を保存して色変換を行うべく同一色相の色判定、同一色相の色変換を行うことである。

同じ色(ある色相)は、例えばレッド信号 R_1 とグリーン信号 G_1 とブルー信号 B_1 との比が等しいことが知られている。

そこで色変換したい色の内1つ(ここでは最大値色、以下主色と呼ぶ)のデータ M_1 を選び、それと他の2色のデータとの比を求める。例えば、

主色が R の時は $M_1 = R_1$ とし、 $\frac{G_1}{M_1}, \frac{B_1}{M_1}$ を求める。

そして入力データ R_1, G_1, B_1 に対し、

$$R_1 \times \frac{G_1}{M_1} \leq G_1 \leq R_1 \times \frac{G_1}{M_1} \times \alpha_2 \quad (1)$$

$$R_1 \times \frac{B_1}{M_1} \leq B_1 \leq R_1 \times \frac{B_1}{M_1} \times \beta_2 \quad (2)$$

$$M_1 \times \tau_1 \leq R_1 \leq M_1 \times \tau_2 \quad (3)$$

$$\begin{aligned} \text{但し, } \alpha_1, \beta_1, \gamma_1, \delta_1 \\ \alpha_2, \beta_2, \gamma_2 \geq 1 \end{aligned}$$

が成り立っているものを色変換する画素と判定する。

さらに色変換後のデータ (R_2, G_2, B_2) も、そのデータの内の主色（ここでは最大値色）のデータ M_2 と他の2色のデータとの比を求める。

例えば G_2 が主色の時は、 $M_2 = G_2$ とし、
 $\frac{R_2}{M_2}, \frac{B_2}{M_2}$ を求める。

そして、入力データの主色 M_1 に対して、

$$M_1 \times \frac{R_2}{M_2}, M_1 \times \frac{B_2}{M_2} \text{ を求める。}$$

もし、データが色変換画素であれば、

$$(M_1 \times \frac{R_2}{M_2}, M_1, M_1 \times \frac{B_2}{M_2}) \text{ を出力、}$$

色変換画素でなければ、(R_1, G_1, B_1) を出力する。

これにより、階調を持った同色相の部分を全て

レジスタ $59b_R, 59b_G, 59b_B$ はそれぞれエリア信号 $Ar10$ に基づいて複数のエリアに対して色検出するためのデータをセットできる。

ここで、 $Ar10, Ar20, Ar30$ は、第7図 $Ar4b$ を基に作った信号で、それぞれ必要な段数の DF/F が入っている。また $61b$ は AND ゲート、 $62b$ は OR ゲート、 $67b$ はレジスタである。

次に、実際の動きの説明を行う。 $R_{IN} b1, G_{IN} b2, B_{IN} b3$ をそれぞれスムージングしたデータ R', G', B' の内の1つを、 $CPU20$ がセットするセレクト信号 S_1 によりセレクタ $51b$ でセレクトして、主色データが選ばれる。ここで、 $CPU20$ はレジスタ $65b, 66b$ にそれぞれ異なるデータ A, B をセットし、セレクタ $63b$ が $Ar10$ 信号に応じて A, B のいずれかをセレクトし S_1 信号としてセレクタ $51b$ に入力する。

このように、レジスタを $65b, 66b$ と2つ用意し、異なるデータをセレクタ $63b$ の A, B に入力し、エリア信号 $Ar10$ がそのいずれかをセレクトする構成により、複数のエリアに対して別々の

検出し、階調に応じた色変換データを出力することが可能になる。

第8図は色判定回路の一例を示すブロック図である。この部分は色変換する画素を検出する部分である。

この図において、 $50b$ は $R_{IN} b1, G_{IN} b2, B_{IN} b3$ の入力データをスムージングするスムージング部、 $51b$ はスムージング部の出力の1つ（主色）を選択するセレクタ $52b_R, 52b_G, 52b_B$ はセレクタ $51b$ の出力と固定値 R_0, G_0, B_0 の一方を選択するセレクタ、 $54b_R, 54b_G, 54b_B$ は OR ゲート、 $63b, 64b_R, 64b_G, 64b_B$ は、それぞれエリア信号 $Ar10, Ar20$ に基づいてセレクタ $51b, 52b_R, 52b_G, 52b_B$ にセレクト信号をセットするためのセレクタ、 $56b_R, 56b_G, 56b_B$ と $57b_R, 57b_G, 57b_B$ とはそれぞれの上限と下限の計算をする乗算器である。

また、 $CPU20$ が設定するそれぞれの上限比率レジスタ $58b_R, 58b_G, 58b_B$ 、下限比率

色検出を行うことができる。このエリア信号 $Ar10$ は矩形領域のみでなく、非矩形領域についての信号であってもよい。

次のセレクタ $52b_R, 52b_G, 52b_B$ では、 $CPU20$ がセットする R_0, G_0, B_0 かセレクタ $51b$ で選ばれた主色データのいずれかが、デコーダ $53b$ の出力 $53ba \sim 53bc$ と固定色モード信号 S_2 により生成されるセレクト信号によりセレクトされる。なお、セレクタ $64b_R, 64b_G, 64b_B$ は、エリア信号 $Ar20$ に応じて A, B のいずれかを選択することにより、セレクタ $63b$ の場合同様、複数のエリアに対する異なる色の検出を行うことができるようしている。ここで、 R_0, G_0, B_0 は従来の色変換（固定色モード）および階調色判定における主色の時に選択され、主色データは階調色変換の主色以外の色の時選択される。

なお、オペレータはこの固定色判定と階調色判定との選択を操作部から自由に設定できる。あるいは、例えばデジタイザのような入力装置から入力された色データ（色変換前の色のデータ）によりソフト

で変えることも可能である。

これらのセレクタ $52b_R$, $52b_a$, $52b_b$ の出力と、CPU20により設定された上限比率レジスタ $58b_R$, $58b_a$, $58b_b$ 、下限比率レジスタ $59b_R$, $59b_a$, $59b_b$ とから、それぞれ R' , G' , B' の上限値および下限値が乗算器 $56b_R$, $56b_a$; $56b_b$ および $57b_R$, $57b_a$, $57b_b$ により計算されて、ウインドウコンバレータ $60b_R$, $60b_a$, $60b_b$ に上下限値として設定される。

ウインドウコンバレータ $60b_R$, $60b_a$, $60b_b$ で主色のデータがある範囲に入り、かつ主色外の2色がある範囲内に入っているか否かがANDゲート $61b$ にて判定される。レジスタ $67b$ は判定部のイネーブル信号 $68b$ により判定信号にかかわらず“1”をたてることが可能である。その場合には“1”をたてた部分は変換すべき色が存在することとなる。

以上の構成により固定色判定または階調色判定が複数のエリアに対して可能になる。

第9図は色変換回路の一例のプロツク図である。

をセレクト信号 S_5 に応じて選択する。ここで信号 S_6 はCPU20により設定された2つのデータに対しエリア信号 $Ar40$ がセレクタ $117b$ をA, Bのいずれかに選択することにより発生する。このようにして、複数のエリアに対する色変換処理が可能となる。

セレクタ $111b$ により選択された信号は乗算器 $113b_R$, $113b_a$, $113b_b$ においてCPU20により設定されたレジスタ値との乗算が行われる。ここでもエリア信号 $Ar50$ が2つのレジスタ値 $112b_R$, $112b_{Rz}$, $112b_a$, $112b_{az}$, $112b_b$, $112b_{bz}$ をそれぞれセレクタ $112b_R$, $112b_a$, $112b_b$ により選択することにより複数エリアに対して異なる色変換処理が可能となる。

次にセレクタ $114b_R$, $114b_a$, $114b_b$ にて乗算の結果とCPU20が設定した2つの固定値 Ro' ・ Ro'' , Go' ・ Go'' , Bo' ・ Bo'' の内エリア信号 $Ar70$ によりセレクタ $116b_R$, $116b_a$, $116b_b$ において選択された固定値のいずれか一方がモード信号 S_6 により選ばれる。ここでもモード

この回路により色判定部 $5b$ の出力 $7b$ に基づいて色変換された信号もしくは元の信号が選択される。

第9図において色変換部 $25b$ はセレクタ $111b$ 、変換後の色の主色データ（ここでは最大値）に対する各々の比を設定するレジスタ $112b_R$, $112b_{Rz}$, $112b_a$, $112b_{az}$, $112b_b$, $112b_{bz}$ 、乗算器 $113b_R$, $113b_a$, $113b_b$ 、セレクタ $114b_R$, $114b_a$, $114b_b$ 、セレクタ $115b_R$, $115b_a$, $115b_b$ 、ANDゲート $32b$ 、第7図エリア信号 Ar' 24 に基づいて生成される $Ar50$, $Ar60$, $Ar70$ によりCPU20によりセットされるデータをセレクタ $111b$ 、乗算器 $113b_R$, $113b_a$, $113b_b$ 、セレクタ $114b_R$, $114b_a$, $114b_b$ にセットするセレクタ $117b$, $112b_R$, $112b_a$, $112b_b$, $116b_R$, $116b_a$, $116b_b$ 、デイレイ回路 $118b$ により構成される。

次に実際の動きの説明を行う。

セレクタ $111b$ は、入力信号 R_{in}' $21b$, G_{in}' $22b$, B_{in}' $23b$ のうちの1つ（主色）

信号 S_6 は S_5 と同様の方法でエリア信号 $Ar60$ により選択されたものが用いられる。

最後にセレクタ $115b_R$, $115b_a$, $115b_b$ においてセレクト信号 S_b' を用いて R_{out}' , G_{out}' , B_{out}' (R_{in}' , G_{in}' , B_{in}' を遅延させタイミング調整したもの) とセレクタ $114b_R$, $114b_a$, $114b_b$ の出力とのいずれかが選択され、 R_{out}' , G_{out}' , B_{out}' として出力される。またヒット信号 H_{out} も R_{out}' , G_{out}' , B_{out}' と同期して出力される。

ここでセレクタ信号 S_b' は、色判定結果 $34b$ と色変換イネーブル信号 $BHi34b$ のANDをとったものに遅延をかけたものである。この BHi 信号として例えば第10図の点線のような非矩形イネーブル信号を入力すれば非矩形領域に対して色変換処理を施すことができる。この場合エリア信号としては一点鎖線の如き領域、つまり点線より求められる左最上位（第10図a）、右最上位（第10図b）、左最下位（第10図c）、左最下位（第10図d）の座標により生成される。また、非矩形領域信

号 DHI はデジタイザ等の入力装置より入力される。この非矩形イネーブル信号を用いて色変換をする場合、イネーブルのエリアを変換させたい所の境界に沿って指定できるため、従来の矩形を用いた色変換に比べて色検出のスレショールドを拡げることができる。従ってより検出能力がアップし精度のよい階調色変換された出力画像を得ることができる。

以上より色判定部 5b の主色に応じた明度を持つ色変換（例えば赤色を青色に階調色変換する時薄い赤色は薄い青色に、濃い赤色は濃い青色に変換）あるいは固定値色色変換のいずれかを複数領域に対して自由に行うことができる。

さらに後述するようにヒット信号 H_out を基にして特定色のエリア（非矩形 or 矩形）だけにモザイク処理、テクスチヤー処理、トリミング処理、マスキング処理等を施すことができる。

そして第2図に示すように色変換回路 B の出力 103, 104, 105 は、反射率に比例した画像データから濃度データに変換するための対数変換回路 C、原稿上の文字領域とハーフトーン領域、网点

対して出力されるデータは、出力画像の濃度値に対応しており、B（ブルー）、G（グリーン）、R（レッド）の各信号に対して、それぞれ Y（イエロー）、M（マゼンタ）、C（シアン）のトナー量に対応するので、これ以後の画像データは、イエロー、マゼンタ、シアンと対応づける。

次に、対数変換により得られた原稿画像からの各色成分画像データ、すなわちイエロー成分、マゼンタ成分、シアン成分に対して、色補正回路 D にて次に記すことなく色補正を行う。カラー読み取りセンサーに一画素ごとに配置された色分解フィルターの分光特性は、第13図に示す如く、斜線部のような不要透過領域を有しており、一方、例えば転写紙に転写される色トナー（Y, M, C）も第14図のような不要吸収成分を有することはよく知られている。そこで、各色成分画像データ Y_i, M_i, C_i に対し、

$$\begin{bmatrix} Y_o \\ M_o \\ C_o \end{bmatrix} = \begin{bmatrix} a_{Y1} & -b_{M1} & -c_{C1} \\ -a_{Y2} & b_{M2} & -c_{C2} \\ -a_{Y3} & -b_{M3} & c_{C3} \end{bmatrix} \begin{bmatrix} Y_i \\ M_i \\ C_i \end{bmatrix}$$

領域を判別する文字画像領域分離回路 I、および本システムとケーブル 135, 136, 137 を介して外部機器とのデータを交信するための外部機器インターフェース M に送出される。

次に、入力された光量に比例したカラー画像データは、人間の目に比視感度特性に合わせるために処理を行う対数変換回路 C（第2図）に入力される。

ここでは、白 = 00H, 黒 = FFH となるべく変換され、更に画像読み取りセンサーに入力される画像ソース、例えば通常の反射原稿と、フィルムプロジェクター等の透過原稿、また同じ透過原稿でもネガフィルム、ポジフィルムまたはフィルムの感度、露光状態で入力されるガンマ特性が異なっているため、第11図(a), (b) に示されるごとく、対数変換用の LUT (ルツクアップテーブル) を複数有し、用途に応じて使い分ける。切り替えは、信号線 $lg0, lg1, lg2$ により行われ、CPU22 の I/O ポートとして、操作部等からの指示入力により行われる（第2図）。ここで各 B, G, R に

なる各色の一次式を算出し色補正を行うマスキング補正是よく知られている。更に Y_i, M_i, C_i により、 $\text{Min}(Y_i, M_i, C_i) / (Y_i, M_i, C_i)$ のうちの最小値を算出し、これをスミ（黒）として、後に黒トナーを加える（スミ入れ）操作と、加えた黒成分に応じて各色材の加える量を減じる下色除去（UCR）操作もよく行われる。第12図(a)に、マスキング、スミ入れ、UCR を行う色補正回路 D の回路構成を示す。本構成において特徴的なことは

- ①マスキングマトリクスを2系統有し、1本の信号線の“1/0”で高速に切り換えることができる、
- ②UCRの有り、なしが1本の信号線“1/0”で、高速に切り換えることができる、
- ③スミ量を決定する回路を2系統有し、“1/0”で高速に切り換えることができる、

という点にある。

まず画像読み取りに先立ち、所望の第1のマトリクス係数 M_1 、第2のマトリクス係数 M_2 を CPU22

に接続されたバスより設定する。本例では

$$M_1 = \begin{pmatrix} a_{Y1} - b_{M1} - c_{C1} \\ -a_{Y2} \quad b_{M2} - c_{C2} \\ -a_{Y3} - b_{M3} \quad c_{C3} \end{pmatrix}, \quad M_2 = \begin{pmatrix} a_{Y1} - b_{M1} - c_{C1} \\ -a_{Y2} \quad b_{M2} - c_{C2} \\ -a_{Y3} - b_{M3} \quad c_{C3} \end{pmatrix}$$

であり、 M_1 はレジスタ 87d～95d に、 M_2 はレジスタ 96d～104d に設定されている。

また、111d～122d, 135d, 131d, 136d はそれぞれセレクターであり、S 端子 = "1" の時 A を選択、"0" の時 B を選択する。従ってマトリクス M_1 を選択する場合切り換え信号 M AREA 364 = "1" に、マトリクス M_2 を選択する場合 "0" とする。

また 123d はセレクターであり、選択信号 C_0 , C_1 , C_2 (366d), 367d) により第 12 図 (b) の真理値表に基づき出力 a, b, c が得られる。選択信号 C_0 , C_1 および C_2 は、出力されるべき色信号に対応し、例えば Y , M , C , B_k の順に (C_2 , C_1 , C_0) = (0, 0, 0), (0, 0, 1), (0, 1, 0), (1, 0, 0)、更にモノクロ信号として (0, 1, 1) とすることにより所望の色補正

$Y_i \times (a_{Y1}) + M_i \times (-b_{M1}) + C_i \times (-c_{C1})$ が得られ、マスキング色補正、下色除去の処理が施されたイエロー画像データが得られる。同様にして、

$$M_{out} = Y_i \times (-a_{Y2}) + M_i \times (-b_{M2}) + C_i \times (-c_{C2})$$

$$C_{out} = Y_i \times (-a_{Y3}) + M_i \times (-b_{M3}) + C_i \times (-c_{C3})$$

が D_{out} に出力される。色選択は、出力すべきカラーブリンターへの出力順に従って (C_0 , C_1 , C_2) により第 12 図 (b) の表に従って CPU 22 により制御される。レジスタ 105d～107d, 108d～110d は、モノクロ画像形成用のレジスタで、前述したマスキング色補正と同様の原理により、 $MONO = k$, $Y_i + \ell$, $M_i + m$, C_i により各色に重み付け加算により得ている。

また B_k 出力時はセレクタ 131d の切り換え信号として入力される C_2 (368) により、 $C_2 = 1$ 、従って、一次変換器 133d で、 $Y = c \cdot x - d$ なる一次変換を受けてセレクター 131d より出力される。また、 B_k MJ110 は後述する文字画像領域分離回路 I の出力に基づき、黒い文字の輪郭部に

された色信号を得る。いま (C_0 , C_1 , C_2) = (0, 0, 0)、かつ M AREA = "1" とすると、セレクタ 123d の出力 (a, b, c) には、レジスタ 87d, 88d, 89d の内容、従って (a_{Y1} , $-b_{M1}$, $-c_{C1}$) が出力される。一方、入力信号 Y_i , M_i , C_i より $Min(Y_i, M_i, C_i) = k$ として算出される黒成分信号 374d は 137d にて $Y = ax - b$ (a , b は定数) なる一次変換をうけ、減算器 124d, 125d, 126d の B 入力に入力される。各減算器 124d～126d では、下色除去として $Y = Y_i - (ak - b)$, $M = M_i - (ak - b)$, $C = C_i - (ak - b)$ が算出され、信号線 377d, 378d, 379d を介して、マスキング演算のための乗算器 127d, 128d, 129d に入力される。

乗算器 127d, 128d, 129d には、それぞれ A 入力には (a_{Y1} , $-b_{M1}$, $-c_{C1}$)、B 入力には 上述した [$Y_i - (ak - b)$, $M_i - (ak - b)$, $C_i - (ak - b)$] = [Yi, Mi, Ci] が入力されているので同図から明らかなように、出力 D_{out} には $C_2 = 0$ の条件 (Y or M or C) で $Y_{out} =$

出力する黒成分信号である。色切換信号 C_0' , C_1' , C_2' 366～368 は、CPU バス 22 に接続された出力ポート 501 より設定され、M AREA 364 は領域信号発生回路 364 より出力される。ゲート回路 150d～153d は、後述する 2 値メモリ回路 (ビットマップメモリ) L537 より読み出された非矩形の領域信号 DH122 により DH = "1" の時、信号 C_0' , C_1' , $C_2' = "1, 1, 0"$ となって、自動的に mono の画像のためのデータが outputされるように制御する回路である。

< 文字画像領域分離回路 >

次に文字画像領域分離回路 I は、読み込まれた画像データを用い、その画像データが文字であるか、画像であるか、また、有彩色であるか無彩色であるかを判定する回路である。その処理の流れについて第 15 図を用いて説明する。

色変換 B より文字画像領域分離回路 I に入力されるレッド (R) 103、グリーン (G) 104、ブルー (B) 105 は、最小値検出回路 Min (R, G, B) 101 および最大値検出回路 Max (R, G, B)

1021に入力される。それぞれのプロックでは、入力するR, G, Bの3種類の輝度信号から最大値、最小値が選択される。選択されたそれぞれの信号は、減算回路1041でその差分を求める。差分が大、すなわち入力されるR, G, Bが均一でないことでない場合、白黒を示す無彩色に近い信号ではなく何らかの色にかたよった有彩色であることを示す。当然この値が小さければ、R, G, Bの信号がほぼ同程度のレベルであることがあり、なにかの色にかたよった信号でない無彩色信号であることがわかる。この差分信号はグレイ信号GR124としデイレイ回路Qに出力される。また、この差分をCPUによりレジスター1111に任意にセットされた閾値とコンバレータ1121で比較し、比較結果をグレイ判定信号GRBi126としデイレイ回路Qに出力する。これらのGR125, GRBi126の信号は、デイレイ回路Qで他の信号との位相を合わせた後、後述する文字画像補正回路Eへ入力され処理判定信号として用いられる。

M_{IN}(R, G, B) 1011で求められた最小値

リミッタ3 1231に入力される。各リミッタは、図示しないCPUBUSで接続されており、それぞれ独立にリミッタ値がセットできる構成されており、5×5平均値が設定リミッタ値より大きい場合、出力はリミッタ値でクリップされる。各リミッタからの出力信号は、それぞれコンバレータ1 1161、コンバレータ2 1211、コンバレータ3 1261に入力される。まず、コンバレータ1 1161では、リミッタ1 1131の出力信号と3×3平均1101からの出力とで比較される。比較されたコンバレータ1 1161の出力は、後述する網点領域判別回路1221からの出力信号と位相を合わせすべくデイレイ回路1171に入力される。この2値化された信号は、任意の濃度以上でMTFによるつぶれ、かつ、とびを防止するために平均値での2値化を行っており、また網点画像の網点を2値化で検出しないよう、網点画像の高周波成分をカットするため、3×3のローパスフィルターを介している。次にコンバレータ2(1211)の出力信号は、後段にある網点領域判別回路1221で判別

信号は、他にエッジ強調回路1031に入力される。エッジ強調回路では、主走査方向の前後画素データを用い以下の演算を行うことによりエッジ強調が行われている。

$$D_{out} = \frac{9}{8} D_i - \frac{1}{16} (D_{i-1} + D_{i+1})$$

D_{out} : エッジ強調後の画像データ

D_i : i番目の画素データ

なお、エッジ強調は必ずしも上の方法に限らず他の公知の技術を用いてても良い。主走査方向に対しエッジ強調された画像信号は、次に5×5および3×3のウインドウ内の平均値算出が、5×5平均1091、3×3平均1101で行われる。ラインメモリ1051～1081は、平均処理を行うための副走査方向の遅延用メモリである。5×5平均1091で算出された5×5平均値は次にやはり図示されていないCPUBUSに接続されたオフセット部に独立にセットされたオフセット値と加算器1151, 1191, 1241で加算される。加算された5×5平均値はリミッタ1 1131, リミッタ2 1181,

できるよう、画像の高周波成分を検出すべくスルーバイオード回路1221では、網点画像がドットの集まりで構成されているため、エッジの方向からドットであることを確認し、その周辺のドットの個数をカウントすることにより検出している。網点領域判別回路1221についての詳細な説明は本特許の主旨でないので省略する。

このようにして網点領域判別回路で判別した結果と前記デイレイ回路117からの信号とでORゲート1291をとった後誤判定除去回路1301で誤判定を除去した後ANDゲート1321に出力する。この誤判定除去回路1301では、文字等は細く画像は広い面積が存在する特性を生かし2値化された信号に対し、まず、画像域を細らせ、孤立して存在する画像域をとる。具体的には、中心画素x_{ij}に対し、周辺1mm角のエリア内に1画素でも画像以外の画素が存在する時、中心画素は画像外域と判定する。このように孤立点の画像域を除去した後、細った画像域を元にもどすべく太らせ処理が

行われる。同様に網点判別回路 122I の出力は直接誤判定除去回路 131I に入力され細らせ処理、太らせ処理が行われる。ここで細らせ処理のマスクサイズは、太らせ処理のマスクサイズと同じか、もしくは太らせ処理の方を大とすることにより、太らせた時の判定結果がクロスするようになっている。具体的には、誤判定除去回路 130I, 131I 共に 17×17 画素のマスクで細らせた後、さらに 5×5 のマスクで細らせ、次に、 34×34 画素のマスクで太らせ処理が行われている。誤判定除去回路 131I からの出力信号 SCRNI 信号 127 は後述する文字画像補正回路 E で網点判定部のみスムージング処理を行い、読み取り画像のモアレを防止するための判別信号である。

次にコンパレータ 3 126I からの出力信号は後段で文字をシャープに処理すべく入力画像信号の輪郭を抽出している。抽出方法としては、2値化されたコンパレータ 3 126I の出力に対し 5×5 のブロックでの細らせ処理、および太らせ処理を行い太らせた信号と細らせた信号の差分域を輪郭

基づき文字部とする処理を行う。具体的には斜線部を文字部にすることにより文字部は同図 (e) 点線部に示すようになり、検出が困難なくらい細い文字に関してても誤判定を減少させることができ画質向上につながる。

第 17 図は周囲の情報をどのように用いて注目画素を文字部に再生成するかを示した図である。(a) ~ (d) は 3×3 ブロックで注目画素を中心にして縦・横・斜めの両方が文字部 (S_1, S_2 ともに "1") の時注目画素の情報にかかわらず注目画素を文字部とするものである。一方 (e) ~ (h) は 5×5 ブロックで注目画素を中心にして縦・横・斜めの両方が文字部 (S_1, S_2 とも "1") 注目画素の情報にかかわらず注目画素を文字部とするものである。このように 2 段がまえ(複数種類のブロック)の構造をもつことにより幅広いエラーに対応可能になっている。

第 18 図、第 19 図は第 17 図の処理を実現するための回路である。第 18 図、第 19 図の回路はラインメモリ 164I ~ 167I、注目画素の周囲の

とする。このような方法により抽出した輪郭信号は、誤判定除去回路 130I から出力されるマスク信号との位相を合わせるべくデイレイ回路 128I を介した後、AND ゲート 132I で輪郭信号はマスク信号で画像と判定した部分での輪郭信号をマスクし、本来の文字部における輪郭信号のみを出力する。AND ゲート 132I からの出力は次に輪郭再生成部 133I に出力される。

< 輪郭再生成部 >

輪郭再生成部 133I は文字輪郭部と判定されなかった画素を周辺の画素の情報をもとにして文字輪郭部とする処理を行い、その結果 MJAR 124 を文字画像補正回路 E に送り後述の処理を行う。

具体的には第 16 図に示すごとく太文字 (同図 (a)) に関しては文字判定部として同図 (b) の点線部が文字と判定され後述する処理が施されるが、細文字 (同図 (c)) に関しては文字部が同図 (d) の点線部に示すようになり後述する処理を施すと誤判定により見苦しくなることがある。これを防ぐため文字と判定されなかつた所に周囲の情報に

情報を得るための DF/F 104I ~ 126I、第 17 図 (a) ~ (h) を実現するための AND ゲート 146I ~ 153I および OR ゲート 154I より構成される。

4 個のラインメモリと 23 個の DF/F より第 17 図 (a) ~ (h) の S_1, S_2 の情報を取り出される。さらに 146I ~ 153I が (a) ~ (h) のそれぞれの処理に対応しているレジスタ 155I ~ 162I によりそれぞれ独立にイネーブル、ディスイネーブルを制御できる。

AND 回路 146I ~ 153I と第 17 図 (a) ~ (h) の対応関係は以下の通りである。

146I - 第 17 図 (e)
147I - 第 17 図 (a)
148I - 第 17 図 (g)
149I - 第 17 図 (c)
150I - 第 17 図 (f)
151I - 第 17 図 (b)
152I - 第 17 図 (d)
153I - 第 17 図 (h)

第 20 図は、ラインメモリ 164I ~ 167I の WE

(EN1) と RE (EN2) のタイミングチャートである。これは等倍時は EN1 と EN2 は同じタイミングででるか、拡大時（例えば 200%～300%）は WE を間引き 2 ラインに 1 回書き込むようとする。これにより第 17 図 (a) ～(h) のサイズが拡がる。これは拡大時ここに入ってくる情報は副走査方向にのみ拡大されたイメージでくるので (a) ～(h) のサイズを拡げてやることにより拡大時も等倍イメージで処理を行うために行っている。

< 文字画像補正回路 >

文字画像補正回路 E は前述の文字画像領域分離回路 I で生成された判定信号に基づいて黒文字、色文字、网点画像、中間調画像についてそれぞれ以下の処理を施す。

(処理 1) 黒文字に関する処理

(1-1) ビデオとしてスミ抽出で求められた信号 BkMj112 を用いる

(1-2) Y, M, C データは多値の無彩色度信号 GR125 もしくは設定値に従って減算を行う。一方、Bk データは多値の

タを制御する信号を生成する AND ゲート 6e'、後述する色残り除去処理を行うプロック 16e、同処理のイネーブル信号を生成する AND ゲート 16e'、GR 信号 125 と I/O ポートの設定値 10e の乗算を行う乗算器 9e'、乗算結果 10e または I/O ポートの設定値 7e を選択するセレクタ 11e、セレクタ 6e の出力 13e と 11e の出力 14e の乗算を行う乗算器 15e、XOR ゲート 20e、AND ゲート 22e、加減算器 24e、1 ラインデータを遅延させるラインメモリ 26e、28e、エッジ強調プロック 30e、スマージングプロック 31e、スルーデータまたはスマージングデータを選択するセレクタ 33e、同セレクタの制御信号の同期あわせのためのディレイ回路 32e、エッジ強調の結果またはスマージングの結果を選択するセレクタ 42e、同セレクタの制御信号の同期あわせのためのディレイ回路 36e および OR ゲート 39e、AND ゲート 41e、文字判定部に対して 400 線 (dpi) 信号 ("L" 出力) を出力するためのインバータ回路 44e、AND 回路 46e、OR 回路 48e およびビデオ出力

無彩色度信号 GR125 もしくは設定値に従って加算を行う

(1-3) エッジ強調を行う

(1-4) なお黒文字は 400 線 (400 dpi) にてプリントアウトする

(1-5) 色残り除去処理を行う

(処理 2) 色文字に関する処理

(2-1) エッジ強調を行う

(2-2) なお色文字は 400 線 (400 dpi) にてプリントアウトする

(処理 3) 网点画像に関する処理

(3-1) モアレ対策のためスマージング（主走査に 2 画素）を行う

(処理 4) 中間調画像に関する処理

(4-1) スマージング（主走査方向に 2 画素ずつ）またはスルーの選択を可能とする。

次に上記処理を行う回路について説明する。

第 21 図は文字画像補正部 E のプロツク図である。

第 21 図の回路は、ビデオ入力信号 111 または BkMj 112 を選択するセレクタ 6e、そのセレク

113 と LCHG49e の同期合わせのためのディレイ回路 43e より構成される。また文字画像補正部 E は I/O ポート 1e を介して CPU バス 22 と接続されている。

以下 (1) 黒文字部のエッジの周囲に残る色信号を除去する色残り除去処理と黒文字部判定部の Y, M, C データに対してある割合で減算し、Bk データに対してはある割合で加算を行う部分、(2) 文字部に対してエッジ強調、網判定部にスマージング、その他の階調画像はスルーデータを選択する部分、(3) 文字部に対しては LCHG 信号を "L" にする (400 dpi でプリントする) 部分の 3 つに分けそれぞれについて説明する。

(1) 色残り除去処理および加減算処理

ここでは無彩色であるという信号 GRBi126 と文字部であるという信号 MJAR124 の両方がアクティブである所、つまり黒文字のエッジ部とその周辺部に対する処理であって、黒文字のエッジ部からはみ出している Y, M, C 成分の除去と、エッジ部のスミ入れを行っている。

次に具体的な動作説明を行う。

この処理は文字部判定を受け ($MjAr124 = "1"$)、黒文字であり ($GRBi126 = "1"$) からカラー モードである ($DHi122 = "0"$) 場合にのみ行われる。したがって、ND (白黒) モード ($DHi = "1"$)、色文字 ($GRBi = "0"$) の時には行われないようになっている。

記録色の Y, M, C いずれかについての原稿スキヤン時はセレクタ $6e$ にてビデオ入力 111 が選択 ($I/O - 6 (5e)$ に "0" セット) される。 $15e, 20e, 22e, 17e$ ではビデオ $8e$ より減算するデータが生成される。

例えば $I/O - 3 12e$ にて "0" がセットされているとすると、セレクタ出力データ $13e$ と $I/O - 17e$ にセットされた値との乗算が乗算器 $15e$ で行われる。ここで $13e$ に対し $0 \sim 1$ 倍のデータ $18e$ が生成される。レジスタ $9e, 25e$ に 1 を立てることにより、 $18e$ の 2 の補数データが $17e, 20e, 22e$ にて生成される。最後に加減算器 $24e$ にて $8e$ と $23e$ の加算 $23e$ は 2 つの補数なので実際は $17e - 8e$ の

大きい時加算量が大きく、小さい時は小さくなる。

この処理を図に示したのが第 22 図である黒文字 N の斜線部を拡大したものが (a), (c) である。Y, M, C データに対しては文字信号部が "1" である所はビデオからの減算が (同図 (b))、Bk データに対しては文字信号部が "1" である所はビデオに対して加算が (同図 (d)) 行われる。この図では $13e = 18e$ つまり文字部の Y, M, C データは 0、Bk データはビデオの 2 倍の場合の例である。

この処理により黒文字の輪郭部はほぼ黒単色で打たれるが、輪郭信号の外にある Y, M, C データ第 22 図 (b) に示した * 印は色残りとして文字の回りに残ってしまい見苦しい。

その色残りをとるものが色残り除去処理である。この処理は文字部の領域を抜げた範囲にはいっており、かつ、ビデオデータ $13e$ が CPU がセットするコンバレート値より小さい所、つまり文字部の外側で色残りがある可能性を持っている画素につ

減算が行われ $25e$ より出力される。

$I/O - 3 12e$ にて "1" がセットされた時はセレクタ $11e$ にて B データがセレクトされる。

この時は文字画像領域分離回路 I で生成される多値の無彩色信号 $GR125$ (無彩色に近ければ大きな値をとる信号) に $I/O - 2 10e$ でセットされた値を $9e$ にて乗算したもの $13e$ の乗数として用いる。このモードを用いる時は Y, M, C の色毎に独立に係数をかえられかつ無彩色度に応じて減算量をかえられる。

記録色 Bk スキヤン時は、セレクタ $6e$ にて $BkMj112$ が選択 ($I/O - 6 5e$ に "1" セット) される。 $15e, 20e, 22e, 17e$ ではビデオ $17e$ に加算するデータが生成される。上記 Y, M, C 時と異なる点は $I/O - 4, 9e$ に "0" をセットすることでこれにより $23e = 8e, Ci = 0$ となり、 $17e + 8e$ が $25e$ より出力される。係数 $14e$ の生成の仕方は Y, M, C 時と同様である。また、 $I/O - 3 12e$ に "1" がセットされたモードの時は、係数が無彩色度に応じてかわる。具体的には無彩色度が

いて前後 3 画素または 5 画素の最小値をとるようにする処理である。

次に回路を用いて説明を補足する。

第 23 図は文字部領域を抜げるようとする働きをする文字領域拡大回路で $DF/F 65e \sim 68e$ および AND ゲート $69e, 71e, 73e, 75e, OR$ ゲート $77e$ より構成される。

I/O ポート $70e, 72e, 74e, 76e$ に全て "1" を立てた時は $MjAr124$ が "1" であるものに對し、主走査方向に前後 2 画素抜げた信号が I/O ポート $70e, 75e$ "0"、 $71e, 73e$ "1" の時は主走査方向に前後 1 画素抜げた信号が $Sig2 18e$ から出力される。

次に、色残り除去処理回路 $16e$ について説明する。

第 24 図は、色残り除去処理の回路図である。

第 24 図において、 $57e$ は入力信号 $13e$ に対し、注目画素とその前後 1 画素の計 3 画素の最小値を選択する 3 画素 min セレクト回路、 $58e$ は入力信号 $13e$ に対し、注目画素とその前後 2 画素の

計5画素の最大値を選択する。5画素 min セレクタ回路、55e は入力信号 13e' と I/O-18 (54e) の大小を比較するコンパレータで 54e の方が大きい場合に、-1 を出力する。61e, 62e はセレクタ、53e, 53'e は OR ゲート、63e は NAND ゲートである。

上記構成において、セレクタ 60e は CPU バスからの I/O-19 の値に基づいて、3 画素 min か、5 画素 min かを選択する。5 画素 min の方が色残り除去の効果が大きくなる。これはオペレーターのマニュアル設定または CPU の自動設定によりセレクトできる。

セレクタ 62e は、NAND ゲート 63e の出力が "0" の時、すなわちコンパレータ 55e によりビデオデータ 13e がレジスタ値 54e より小さいとされ、かつ文字部の信号を抜けた範囲にはいっており 17'e が 1 の場合には A 側が、そうでない場合には B 側が選択される。(但し、このときレジスタ 52e, 64e は "1"、レジスタ 52'e は "0")

B 側が選択されたときは、スルーデータが 8e と

網点部に対してはスマージング、その他はスルーで出力する処理が行われる。

文字部 → MjAR124 が "1" であるので、25e, 27e, 29e の 3 ラインの信号より生成される 3×3 のエッジ強調 30e の出力がセレクタ 42e にてセレクトされ、43e より出力される。なお、ここでエッジ強調は第 26 図に示すようなマトリックスと計算式から求められるものである。

網点部 → SCR N35e が "1"、MjAR21e が "0" であるので 27e に対してスマージング 31e がかけられたものが、セレクタ 33e, 42e にて出力される。なお、ここでスマージングは第 27 図に示すごとく、注目画素が V_N の時 $(V_N + V_{N+1}) / 2$ を V_N のデータとする処理、つまり主走査 2 画素のスマージングである。これにより網点部に生じる可能性のあるモアレを防いでいる。

その他 → その他の部分とは文字部(文字輪郭)でも網点部でもないところ、具体的には中間調の部分に対する処理である。この時 MjAR124 および SCR N35e ともに "0" なので、27e のデータ

して出力される。

EXCON50e は、例えば輝度信号を 2 値化した信号が入力した時コンパレータ 55e の代わりで用いることができる。

上記 2 つの処理を施した所を図に示したのが第 25 図である。第 25 図 (a) は黒文字 N で、第 25 図 (b) は斜線部の濃度データである Y, M, C データにおいて文字と判定された領域、すなわち文字判定部 (*2, *3, *6, *7) は減算処理により 0 に、*1, *4 は色残り除去処理により *1 ← *0, *4 ← *5 となり、その結果 0 になり、第 25 図 (c) が求められる。

一方、第 25 図 (d) のような B とデータについては、文字判定部 (*8, *9, *10, *11) に加算処理のみが施され、第 25 図に示すような黒色の輪部の整った出力となる。

なお色文字については、第 25 図 (f) に示すように変更は加えられない。

[2] エッジ強調 or スムージング処理

ここでは、文字判定部に対してはエッジ強調、

がそのままビデオ出力 43e より出力される。

文字が色文字の時は、文字判定部であっても、上記 2 つの処理は施されない。

実施例では主走査方向のみに色残り除去を施した例を示したが、主走査、副走査とともに色残り除去処理を施してもよい。

[3] 文字部 400 線 (dpi) 出力処理

ビデオ出力 113 に同期して 48e から LCHG140 が出力される。具体的には MjAR124 の反転信号が 43e に同期して出力される。文字部の時は LCHG = 0、その他の部分は $200 / 400 = "1"$ となる。

これにより文字部判定部、具体的には文字の輪郭部は 400 線 (dpi) にて、その他は 200 線にてプリンタにて打たれる。

次に、文字画像合成回路 F について説明する。第 28 図 (a) は、本装置における画像の 2 値信号による加工、修飾回路のブロック図である。画像データ入力部より入力される、色画像データ 138 は、3to1 セレクタ 45 の V 入力に入力される。3to1 セレクタ 45f の他の 2 入力 A, B には、メモ

リ-43fより読み出されたデータの下位部 (A_n , B_n) 555fのうち A には A_n が、 B には B_n がラツチ44fにおいて VCLK117によってラツチされ、入力される。従って、セレクタ45fの出力 Y には、セレクト入力 X_n , X_1 , $J1$, $J2$ に基づき V , A , B のいずれかが出力される(114)。データ X_n は、本実施例ではメモリー内データの上位 2bit であり、加工、修飾を決めるモード信号となっている。139 は、領域信号発生回路より出力されるコード信号である第1図CPU20の制御により、VCLK117に同期して切りかわる様制御され、メモリ43fのアドレスとして入力される。すなわち、例えばメモリ-43fの10番地に予め $(X_{10}, A_{10}, B_{10}) = (01, A_{10}, B_{10})$ を書き込んでおき、第29図(b)のごとく、主走査方向ライン1の走査と同期して、コード信号139にP点からQ点まで“10”をQ点からR点まで“0”を与えておくと、P～Q間ではデータ $X_n = (0, 1)$ が読み出され、同時に (A_n, B_n) には (A_{10}, B_{10}) というデータがラツチされ出力

$J1$, $J2$ の変化に対しても、2値信号によっては、何も行わない制御を有している。

$J2$ に入力される巾を拡張した信号は、第28図(b)によれば、 3×3 画素分の拡張であるが、ハーフ回路を追加することで、更に大きくすることは容易である。

また、第2図I/Oポート501より、プリントする出力色 (Y , M , C , B_k) に対応づけられて出力される C0, C1 (366, 367) は、メモリ43fのアドレスの、下位 2bit に入力されており、従って、 Y , M , C , B_k の出力に対応して“0, 0”, “0, 1”, “1, 0”, “1, 1”と変化するので、例えばイエロー (Y) 出力時は、0, 4, 8, 12, 16…番地、マゼンタ (M) は1, 5, 9, 13, 17…番地、シアン (C) は2, 6, 10, 14, 18…番地、クロ (B_k) は3, 7, 11, 15, 19…番地が選択される。従って後述する操作パネル上の操作指示により、領域と領域内の対応するメモリアドレスを決定する領域コード信号139と対応するアドレスに、例えば $X1 \sim X4 = "1, 1"$ ($A1$,

される。3to1セレクタ45fの真理値表を第28図(c)に示すごとく、 $(X_1, X_0) = (0, 1)$ は (B) のケースであり、 $J1$ が “1” であれば A 入力を Y に、従って、 Y には定数 A_{10} を、 $J1$ が “0” であれば、 V 入力を Y に、従って入力されたカラー画像データをそのまま出力114へ出力することを意味する。こうして例えば、第29図(b)のようないングのカラー画像に対して (A_{10}) という値を持つ文字部のいわゆる毛抜き文字合成が実現される。同様にして $(X_1, X_0) = (1, 0)$ とし、2値入力に第29図(c)の $J1$ のような信号が入力されると、FIFO47f～49f、および回路46f(詳細第28図(b))により、同図 $J2$ のごとき信号が生成され、第28図(c)の真理値表に従えば同図のようにイングの画像の中に文字がわく付きで出力されることになる(輪郭、または縦文字)。同様に第28図(D)では、イングの中の矩形領域が (B_n) という濃度で、更に中の文字が (A_n) という濃度で出力される。同図(A)は $(X_1, X_0) = (0, 0)$ の場合、すなわち、いかなる

$A2, A3, A4) = (\alpha 1, \alpha 2, \alpha 3, \alpha 4), (B1, B2, B3, B4) = (\beta 1, \beta 2, \beta 3, \beta 4)$ を書き込んでおき、例えば第29図(D)のように $J1$ 信号が変化すると、 $J1$ が “Lo” の区間は、 $(Y, M, C, B_k) = (\alpha 1, \alpha 2, \alpha 3, \alpha 4)$ で配合決定される色となり、 $J1$ が “Hi” の時は $(Y, M, C, B_k) = (\beta 1, \beta 2, \beta 3, \beta 4)$ で配合決定される色となる。すなわち、メモリ内容で任意に出力色が決定できる。一方、後述の操作パネル上では、 Y, M, C, B_k は各々 (%) パーセントで調整、または設定される。すなわち、各階調 8bit 有しているので、数値は 00～255 であるから、1% の変動はデジタル値で、2.55 となる。設定値が $(Y, M, C, B_k) = (y\%, m\%, c\%, k\%)$ とすると、設定される数値(すなわちメモリに書き込まれる数値)はそれぞれ $(2.55y, 2.55m, 2.55c, 2.55k)$ となり、実際はこれに対し、四捨五入した整数が所定のメモリーに書き込まれることになる。更に調整機構により、%で調整したとすると、△% の変動に対し、2.55

△分だけの加算（濃くする）または減算（うすくする）により得られる値をメモリに書き込めば良い。

第28図(c)の真理値表において、iの欄は文字、画像の階調、解像切り換え信号LCHG149の入出力表であり、 X_1, X_0, J_1, J_2 によりAまたはBが出力Yに出力される時は“0”に、VがYに出力される時は入力がそのまま出力される。LCHG149は例えば出力時のプリントの際の印字密度を切り換える信号であり、 $LCHG = "0"$ の時、例えば400dpi、 $LCHG = "1"$ の時、200dpiで印字する。従って、AまたはBが選択された時 $LCHG = 0$ ということは文字合成された文字の内領域は400dpi、文字以外の領域は200dpiで印字することを意味し、文字は高解像を保ち、鮮明にハーフトーン部は高階調を保ち、なめらかに出力するように制御している。前述のように、LCHG140は、文字、画像分離回路Iの出力であるMJARに基づき、文字画像補正回路Eから出力しているのもそのためである。

ここでテクスチャ処理部101gおよび変倍、モザイク、テーパー処理部102gは、切換回路Nから送られる各処理のイネーブル信号であるGH11(119)およびGH12(149)により独立のエリアに対し、テクスチャ処理、モザイク処理が行えるよう構成されている。

また、画像データ155と共に入力される階調解像切換え信号LCHG信号141は、各種処理で画像信号との位相を合わせながら処理されていく。以下に画像加工編集回路Gについて詳細に説明する。

(テクスチャ処理部)

テクスチャ処理とは、メモリに書き込んだパターンをサイクリックに読み出して、ビデオに対して変調をかける処理であり、例えば第31図(a)のような画像に同図(b)のようなパターンで変調をかけ同図(c)のような出力画像を生成するものである。

第32図はテクスチャ処理回路を説明する図である。以下、テクスチャメモリー113gへの

(画像加工編集回路)

次に、カラーバランス調整をPで受けた後の画像信号115および階調解像切り換え信号LCHG141は、画像加工編集回路Gに入力される。画像編集加工回路Gの大まかな概略図を第30図に示す。

入力された画像信号115、階調解像切り換え信号LCHG141は、まずテクスチャ処理部101gに入力される。テクスチャ処理部は大まかに分けてテクスチャバターンを記憶するメモリ部103gとそれをコントロールするメモリRD、WR、アドレスコントロール部104g、および入力画像データに対し記憶したバターンにより変調処理を行なう演算回路105gから構成されている。テクスチャ処理部101gで処理された画像データは、次に変倍、モザイク、テーパー処理部102gに入力される。変倍、モザイク、テーパー処理部102gは、ダブルバッファメモリ105g、106gおよび処理・制御部107gから成っており、各種処理がCPUにより独立に行なわれ出力される。

変調データ218gの書き込み部と、テクスチャメモリー113gからのデータ216gと画像データ215gの演算部(テクスチャ処理)に分けて説明をする。

[テクスチャメモリー113gへのデータ書き込み部]

データ書き込み時は、マスキング、下色除去、スマ抽出等を行う色補正回路Dにて $\frac{Y+M+C}{3}$ が出力

され、201gよりデータ入力する。このデータはセレクタ202gにおいて選択される。一方、セレクタ208gにおいてデータ220gが選択され、メモリ113gのWEとドライバ203gのイネーブル信号に入力する。メモリアドレスは水平同期信号H SYNCに同期してカウントアップする垂直カウンタ212gおよび画像クロツク、VCKに同期してカウントアップする水平カウンタ211gにより生成され、セレクタ210gにてBが選択され、メモリ113gのアドレスに入力する。このようにして、入力画像の濃度パターンがメモリ113gに書き込まれる。通常、このパターンは入力装置、

例えばデジタイザにより位置指定され書き込まれる。

[CPUによるデータの書き込み]

セレクタ 202g にて CPU データが選択される。一方、セレクタ 208g にて A が選択され、メモリ 113g の WE とドライバ 203g のイネーブル信号に入力する。メモリアドレスはセレクタ 210g にて A が選択され、メモリ 113g のアドレスに入力する。こうして、任意の濃度パターンがメモリに書き込まれる。

[テクスチャーメモリー 113g データ 216g と画像データ 215g の演算部]

この演算は演算器 215g にて実現される。この演算器はここでは乗算器より構成されている。イネーブル信号 128g がアクティブの所だけデータ 216g と 201g との演算が施され、ディスイネーブルの時は 201 がスルー状態となる。

また、300g, 301g はそれぞれ XOR, OR ゲートで MJ 信号 308g、すなわち文字合成信号を用いてイネーブル信号を生成する部分であるレジスタ

304g "1" 305g "0" をレジスタにセットした時はテクスチャ処理は合成文字信号が入っている部分以外にかかる。一方、レジスタ 304g "0" 305g に "0" をレジスタにセットした時はテクスチャ処理をかける部分に合成文字信号が入っている部分のみにかかる。

302g は GH1 信号 307g、すなわち非矩形信号を用いてイネーブル信号を生成する部分である。レジスタ 306g "0" の時 GH1 信号がイネーブルの所のみにテクスチャ処理がかかる。この時イネーブル 128 をずっとアクティブにしておけば、非矩形に左右されない、つまり HSNC に同期のされた非矩形テクスチャ処理が施され、イネーブル信号 GH1 とイネーブル 128 を同じにすれば非矩形信号に同期したテクスチャ処理となる。GH1 には例えば 31b ビット信号を用いれば、ある色のみにテクスチャ処理を行うことができる。

LCHG_{in} 信号 141g は階調解像切換信号であり、演算器 215g で遅延する分遅延されて LCHG_{out} 350g より出力される。

〔モザイク、変倍、テーカー処理部〕

次に、画像加工編集回路 G のモザイク、変倍、テーカー処理部 G12 について、第 33 図を用いてその概略動作について説明する。

モザイク、変倍、テーカー処理部 102g に入力される画像データ 126g および LCHG 信号 350g は、まずモザイク処理部 401g に入力される。モザイク処理部 401g は、文字合成回路 F から出力された MJ 信号 145 および切換回路 N からの領域信号 GH1 2149、モザイク処理制御部 402g からのモザイク用クロック MCLK によりモザイク処理の有無およびモザイクの主走査方向サイズ、文字の合成等行なわれた後、1to2 セレクター 403g に入力される。ここでモザイク処理の主走査方向サイズは、モザイク用クロック MCLK を制御することにより可変としている。モザイク用クロック MCLK の制御については、後で詳細に説明する。

1to2 セレクター 403g では、HSYNC 118 を D フリップフロップ 406g により分周されたラインメモリセレクト信号 LMSEL により、入力され

た画像信号および LCHG 信号を Y1, Y2 のどちらかに出力する。

1to2 セレクター 403g の Y1 からの出力は、ラインメモリ A 404g および 2to1 セレクター 407g の A に接続されている。また Y2 からの出力は、ラインメモリ B 405g、および 2to1 セレクター 407g の B に接続されている。ラインメモリ A にセレクター 403g から画像が送られて来る時、ラインメモリ A 404g は書き込みモードとなり、かつラインメモリ B 405g は、読み出しモードとなる。また同様に、ラインメモリ B 405g にセレクター 403g から画像が送られて来る時、ラインメモリ B は、書き込みモード、かつラインメモリ A 404g は読み出しモードとなる。このように、交互にラインメモリ A 404g、ラインメモリ B 405g から読み出される画像データは、2to1 セレクター 407g で D フリップフロップ 406g の出力 LMSEL 信号の反転信号により切り換えながら連続した画像データとして出力される。2to1 セレクター 407g からの出力画像信号は、次に拡大処理部 414g

で所定の拡大処理が行われた後、出力される。

次に、これらメモリの書き込み読み出し制御について述べる。まず、書き込み、読み出しの際、ラインメモリ A404g、ラインメモリ B405g に与えるアドレスは、一走査の基準である HSYNC に同期し、かつ画像 CLK に同期しインクリメント、デイクリメントするよう up/down カウンター 409g、410g により構成されている。ラインメモリアドレス制御部 413g から出力されるカウンターワード信号、および変倍制御部 415g から発生する書き込みアドレスを制御するための制御信号 WENB、および読み出しアドレスを制御するための制御信号 RENB により、アドレスカウンタ (409g, 410g) は動作制御されている。これらの制御されたアドレス信号は、それぞれ 2to1 セレクター 407g, 408g に入力される。2to1 セレクター 407g, 408g は、前述のラインメモリセレクト信号 LMSEL により、ラインメモリ A404g が読み出しモード時、読み出しアドレスをラインメモリ A404g、書き込みアドレスをラインメモリ

する。まず、主走査方向のモザイク処理については、同一データをラインメモリーの複数アドレスに連続して書き込むことにより、また副走査方向のモザイク処理については、モザイク処理エリア内でラインメモリーへの書き込みを所定ライン毎に間引くことにより行なっている。

(主走査方向モザイク処理)

主走査方向のモザイク巾に応じた変数が CPU によりラッチ 501g にセットされる。ラッチ 501g は、主走査モザイク巾制御カウンタ 504g に接続されており、HSYNC 信号およびカウンター 504g のリップルキャリーにより設定値がロードされる構成されている。HSYNC 毎にラッチ 501g に設定された値をカウンター 504g はロードし、所定値カウントしてはリップルキャリーを NOR ゲート 502g、および AND ゲート 509g に出力する。AND ゲート 509g からのモザイク用クロツク MCLK は、カウンター 504g からのリップルキャリーにより画像クロツク CLK をまびいた信号であり、リップルキャリーが出た時のみ、MCLK は出力される。

B405g に与える。ラインメモリ A404g が書き込みモード時は、これとは、逆の動作が行われる。次にラインメモリ A、ラインメモリ B へのメモリライトパルス WEA、WEB は変倍制御部 415g から出力されている。メモリライトパルス WEA、WEB は入力される画像を縮小する場合、およびモザイク処理制御部 402g から出力される副走査方向へのモザイク長制御信号 MOZWE によりモザイク処理する場合制御される。次にこれらの詳細な動作説明を以下に述べる。

(モザイク処理)

モザイク処理は、基本的には、一つの画像データを繰り返し出力することにより実現している。このモザイク処理動作について第 34 図を用い説明する。

まず、モザイク処理制御部 402g で、主走査、副走査のモザイク処理制御を独立に行なっている。まず、所望のモザイクサイズに対応した変数を CPUBUS に接続されたラッチ 501g (主走査用) およびラッチ 502g (副走査用) に CPU がセット

AND ゲート 509g から出力される MCLK は次にモザイク処理部 401g に入力される。

モザイク処理部 401g は、2つの D フリップフロップ 510g、Mj 信号に関係なくフリップフロップ 510g を出力する。GHIZ 信号 149 が 1 のとき、Mj 信号が 0 の場合はモザイク用クロツク MCLK で制御されるフリップフロップ 511g からの信号が出力される。Mj 信号が 1 の場合、出力はフリップフロップ 510g からの信号を出力する。この制御により、主走査方向でのモザイク処理画像中の画像一部をモザイク処理せずに出力することが可能である。すなわち第 2 図に示すような前段の文字合成回路 F で画像中に合成された文字に対しては、モザイク処理せずに画像のみのモザイク処理が可能である。セレクター 512g からの出力は、前述の第 33 図に示した 2to1 セレクター 403g に入力される。以上により主走査方向でのモザイク処理が行なわれる。

(副走査方向モザイク処理)

副走査方向も主走査と同様に CPUBUS と接続したラッチ 502g、およびカウンタ 505g、NOR ゲート 503g により制御している。副走査モザイク処理カウンターは TOP 信号 144、511g、セレクター 512g、AND ゲート 514g、インバータ 513g から構成されている。リップルフロップ 510g、511g には、画像信号の他に階調解像切り換え信号 LCHG が接続されており、リップルフロップ 510g は画像クロックである CLK、リップルフロップ 511g はモザイク処理用クロック MCLK により入力される画像データ、および LCHG 信号を保持する。つまり、一画素に対応した階調解像切り換え信号 LCHG が、位相が合った状態でリップルフロップ 510g、511g に CLK、MCLK のそれぞれの周期の間、保持されている。それぞれの保持された画像信号および LCHG 信号は 2to1 セレクター 512g に入力される。モザイクエリア信号 GH12、および 2 値の文字信号 MJ 信号により、出力を切り換えている。セレクター 512g は

GH12	MJ	Y
0	0	A
0	1	A
1	0	B
1	1	A

左図の真理値表に示す動作を、AND ゲート 514g、インバータ 513g で行って いる。すなわち、モザイクエリア信号 GH12 信号 149 が 0 の場合に同期し、かつ

SYNC118 をカウントすることによりリップルキヤリーパルスを生成している。リップルキヤリーパルスは、OR ゲート 508g にモザイクエリア信号 GH12 信号 149 の反転信号 GH12 および文字信号 MJ が入力される。副走査モザイク制御信号 MOZWE

GH12	MJ	RC	MOZWE
0	X	X	1
1	0	0	0
1	0	1	1
1	1	X	1

信号は左図の真理値表に示すような制御が行われている。このような組み合わせで出力される MOZWE 信号は、変倍制御部

415g に入力され NAND ゲート 515g で図示しないラインメモリ ライトパルス生成回路より生成されるライトパルスを制御する。ラインメモリ

ライトパルス生成回路とは、一般に変倍制御に使われているレートマルチプライヤー等の出力クロツクレート可変の回路である。本実施例では、発明の主旨と異なるので詳細な説明は省略する。上記 MOZWE 信号で制御された WR パルスは、次に SYNC118 ごとに切り換えパルスがかわる切り換え信号 LMSEL 信号により 1to2 セレクターから WEA、WEB に交互に WR パルスが出力される。以上の制御によりモザイクエリア信号 GH12 信号 149 が "1" の場合でも MJ 信号が "1" となった時、メモリへの書き込みが行われるため、副走査方向でのモザイク処理画像中の一部をモザイク処理せずに出力することが可能である。第 35 図 (a) は、モザイク処理を実際に行った場合のある記録色についての画素毎の濃度値の分布を示す図である。第 35 図のモザイク処理においては、3×3 の画素プロック内の各画素を代表画素値にしている。この処理に際し、文字 A、すなわち斜線部の画素に対しては、文字信号 MJ に基づき、モザイク処理を行わないことにしている。つまり、

合成文字とモザイク処理領域がオーバーラップした場合に、文字の方を優先させることができる。したがって、モザイク処理を行った場合にも、文字のみは読み取れるように画像を形成することができる。なお、モザイクエリアは、矩形に限るものではなく、非矩形の領域に対してモザイク処理を行うこともできる。

(斜体、テーパー処理)

次にまず、斜体処理について第 33 図、第 36 図を用いて説明する。

第 33 図のラインメモリアドレス制御部 413g の内部を第 36 図に示した。このラインメモリアドレス制御部 413g は、書き込み、読み出しカウンタ 409g、410g のイネーブル信号を制御しており、主走査 1 ライン中のどの部分をラインメモリに書き込むか、また読み出すかをアドレスカウンタを制御することにより、移動、斜体等を可能としている。まず、第 36 図を用いて、イネーブル制御信号生成回路について説明する。

カウンター 701g は、SYNC でカウンタ出力

が0となり、それからカウンタ701gのクロツクである画像クロツク117をカウントしてゆく。カウンタ701gの出力Qは等面コンパレータ706g, 708g, 709g, 710gに入力されている。コンパレータ709g以外の各コンパレータのA入力側は、図示しないそれぞれ独立した、CPUBUSに接続されたラツチとつながっており、任意の設定された値とカウンタ701gの出力とが一致した時、パルスが出力される。等面コンパレータ706gの出力はJ-Kフリップフロップ708gのJに、またコンパレータ707gはK入力に接続されており、コンパレータ706gがパルスを出力してからコンパレータ707gがパルスを出力するまで、J-Kフリップフロップ708gは1を出力するように構成されている。この出力が書き込みアドレスカウンタ制御信号として用いられており、1になっている区間のみ書き込みアドレスカウンタは動作状態となり、ラインメモリに対しアドレスを発生する。読み出しアドレスカウンタ制御信号についても同様に、読み出しアドレスカウンタを制御する。ここで、

され、1主走査の間、値が保持される。フリップフロップ706gの出力は、セレクター702gのB入力およびセレクター703gのB入力に接続されている。この加算動作を繰り返すことにより、コンパレータ709gへのセレクターからの出力値が1走査ごとに一定の割合で変化することにより、読み出しアドレスカウンターのスタートをHSYNCから一定の割合で可変することができる。これによりラインメモリA404gおよびB405gからの読み出しをHSYNCに対しづらして読み出すことになり、斜体処理が可能となる。また、前述の変化量は、正負どちらでも良く、正の場合はHSYNCに対し読み出しが離れてゆく方向にずれ、負の場合はHSYNCに近づいてゆく方向にずれる。また、セレクタ702g, 703gのセレクト信号をHSYNCに同期して変えることにより一部分の斜体が可能となる。

拡大処理方法については、一般に0次、1次、SINC補間等の方法があるが、本発明の主旨とは異なるため、説明は省略する。斜体処理を行な

コンパレータ709gのAへの入力信号は、斜体処理を行う場合と行わない場合とで、コンパレータへの入力値を異ならせるためセレクター703gが接続されている。ここで、斜体処理を行わない場合、図示しないCPUBUSと接続されたラツチにセットされた値が、セレクター703gのA入力に入力され、同様に図示しないラツチより出力されるセレクト信号によりA入力がセレクター703gから出力される。以降の動作は先述のコンパレータ706g, 707gと同様の動作である。次に斜体を行う場合、セレクター703gのAに入力されている値がプリセット値としてセレクター702gにも入力されている。セレクター702g, 703gのセレクト信号が日入力をセレクトすると、セレクター702gの出力は加算器704gで、これもまた図示しないラツチにセットされた値との加算が行われる。ここでこの値は斜体角度による1ラインごとの変化量を示し、希望角度をθとすると $\tan \theta$ で求められる。加算結果はHSYNC118をクロツクとするフリップフロップ708gに入力

がら、各走査ライン毎にHSYNCに同期して主走査方向に対する倍率を変えることによりテーパー処理を可能としている。

また、これら処理に於いて、入力される階調解像切り換え信号は画像信号と位相を合わせながら処理され、出力画像データ114、出力階調解像切り換え信号LCHG142はエッジ強調回路へ出力される。

以上説明した斜体処理、テーパー処理の概念図を第35図(b), (c)に示す。

第37図(a)は、任意形状の領域制限を行うためのマスク用ビットマップメモリー573Lおよびその制御の詳細を示すプロツク図である。本メモリーは、例えば第37図(e)のような形状で、前述した色変換や、画像の切りとり(非矩形トリミング)、画像のぬりつぶし(非矩形ペイント)、など種々の画像加工編集のON(処理する)、OFF(処理しない)切り換え信号として用いられる。すなわち、第2図において、色変換回路B、色補正回路D、文字合成回路F、画像加工、編集回路G、

カラーバランス回路 P、外部機器画像合成回路 502 の切り換え信号用として、それぞれ BH_i123、DH_i122、FH_i121、GH_i119、PH_i145、AH_i148 の信号線で供給される。

さてマスクは、第 38 図のごとく 4×4 画素を 1 ブロックとし、1 ブロックにビットマップメモリの 1 ビットが対応するように構成されているので、例えば、16 pel/mm の画素密度の画像では、297 mm × 420 mm (A3 サイズ) に対しては、(297 × 420 × 16 × 16) + 16 = 2Mbit、すなわち、例えば 1 Mbit のダイナミック RAM、2 chip で構成し得る。

第 37 図 (a) にて FIFO559L に入力されている信号 132 は、前述のごとくマスク生成のためのデータ入力線であり、例えば、第 2 図の 2 値化回路 532 の出力 421 が信号 132 として入力されると、まず、 4×4 のブロック内での “1” の数を計数すべく、1 ビット × 4 ライン分のバッファ 559L、560L、561L、562L に入力される。FIFO559L ~ 562L は、図のごとく 559L の出力が 560L の入力に、560L の出力が 561L の入力にという

マスク作成データとなる。580L はマスクメモリの主走査方向のアドレスを生成する H アドレスカウンタであり、 4×4 のブロックで 1 アドレスが割り当てられるので、画素クロック VCLK608 を分周器 577L で 4 分周したクロックでカウント up が行われる。同様に、575L はマスクメモリーの副走査方向のアドレスを生成するアドレスカウンタであり、同様の理由で分周器 574L によって各ラインの同期信号 HSYNC を 4 分周したクロックによりカウント up され、H アドレス、V アドレスの動作は 4×4 ブロック内の “1” の計数 (加算) 動作と同期するように制御される。

また、V アドレスカウンタの下位 2 ビット出力、610L、611L は NOR ゲート 572L で NOR がとられ、4 分周のクロック 607L をゲートする信号 606L がつくられ、アンドゲート 571L によってタイミングチャート第 37 図 (c) の如く、 4×4 ブロックに 1 回だけのラツチが行われるべく、ラツチ信号 605L がつくられる。また、616L は CPU パス 22 (第 2 図) 内に含まれるデータバスであり、

よう接続され、各 FIFO の出力は 4 ビット並列にラツチ 563L ~ 565L に、VCLK によりラツチされる (第 37 図 (d) のタイミングチャート参照)。FIFO の出力 615L およびラツチ 563L、564L、565L の各出力 616L、617L、618L は、加算器 566L、567L、568L で加算され (信号 602L)、コンバレータ 569L において CPU22 により、I/O ポート 25L を介して設定される値 (例えば、“12”) とその大小が比較される。すなわち、ここで、 4×4 のブロック内の 1 の数が所定数より大きいか否かを判定する。

第 37 図 (d) において、ブロック N 内の “1” の数は “14”、ブロック (N+1) 内の 1 の数は “4” であるから、第 37 図 (a) のコンバレータ 569L の出力 603L は信号 602L が “14” の時は “12” より大きいので “1”、“4” の時は “12” より小さいので “0” となり、従って、第 37 図 (d) のラツチパルス 605L により、ラツチ 570L で 4×4 の 1 ブロックに 1 回ラツチされ、ラツチ 570 の Q 出力がメモリ 573L の D_{IN} 入力、すなわち、

613L は同様にアドレスバスであり、信号 615L は CPU22 からのライトパルス WR である。CPU22 からのメモリ 573L への WR (ライト) 動作時、ライトパルスは “Lo” となり、ゲート 578L、576L、581L が開き、CPU22 からのアドレスバス、データバスがメモリ 573L に接続され、ランダムに所定のデータを書き込まれ、また H アドレスカウンタ、V アドレスカウンタにより、シーケンシャルに WR (ライト)、RD リードを行う場合は、I/O ポート 25 に接続されるゲート 576'L、582L の制御線によりゲート 576'L、582L が開き、シーケンシャルなアドレスがメモリ 573L に供給される。

例えば、2 値化出力 532 の出力 421 あるいは CPU22 により、第 39 図のようなマスクが形成されれば太線枠内のエリアを基に画像の切り出し、合成等を行うことができる。

さらに第 37 図 (a) のビットマップメモリは、読み出し時に H 方向、V 方向いずれも、間引き、あるいは補間により読み出すことが可能である。

すなわち、第40図に第37図のHまたはVアドレスカウンタ(580L, 575L)の詳細を示すように、例えば、縮小時はセレクタ634LのB入力が選択されるべくMULSEL636Lは“0”に設定される。635Lは入力クロック614Lの間引き回路(レトマルチプライヤー)であり、第41図(タイミング図)に示すごとく、例えば3回に1回CLKが出力されるように間引かれる(設定はI/Oポート641Lによる)(637L)。一方630Lには、例えば“2”がセットされ、間引かれた出力637Lが出力される時のアドレスカウンタ632Lの出力638Lと630Lにセットされた値(例えば“2”)が加算され、結果がカウンタにロードされる。したがって、第41図のように、 $1 \rightarrow 2 \rightarrow 3 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 9 \dots$ と3クロックごとに“+2”進むので80%の縮小となる。一方拡大時はMULSEL=“1”となり、A入力614Lが選択されるので、第41図のタイミングチャートで示すごとく、アドレスカウントは $1 \rightarrow 2 \rightarrow 3 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 6 \rightarrow \dots$ と進む。

は“218→188→158→128→98→68→38”と変化するように制御される。

また、第43図(a)に示されるように、CPUBUS22からは、2通りの閾値が設定され、セレクター35kにおいて、切り換え信号151により切り換えられて、閾値としてコンバレータ32kに設定される。切り換え信号151はデジタイガー58で設定される特定領域内のみ、別の閾値が設定されるようになっており、例えば、原稿の単色領域は閾値は相対的に低く、混色領域は相対的に高く設定して、原稿の色にかかわらず、常に均一な2値化信号が得られるようにすることができる。

メモリ回路Kは、2値化された信号421が130に出力された信号を画像1ページ分記憶するメモリであって、本装置ではA3、400(dpi)で画像を扱っているので、およそ32Mbit有している。第43図(b)にメモリ回路Kの詳細を説明する。入力データD₁~130はメモリ書き込み時、イネーブル信号HE528でゲートされ、さらに、書き込み時にCPU20より制御されるI/Oポート23kの

第40図は第37図のHアドレスカウンタ580L、Vアドレスカウンタ575Lの詳細であり、ハード回路は同一なので説明は第37図のみにとどめる。

これにより、第42図のように即に入力された非矩形領域1に対し拡大2、縮小1が生成されるので、一度、非矩形領域を入力してしまえば、あらたな入力作業を行わずに、1つのマスクプレーンで、種々の倍率に応じて変倍することができる。

次に2値化回路(第2図532)と、高密度2値メモリー回路Kについて説明する。第43図(a)で2値化回路532は、文字画像補正回路Eの出力のビデオ信号113を閾値141kと比較し、2値化信号を得る回路であるが、閾値はCPUバス22により、操作部と連動して設定される。すなわち、閾値は入力データの振幅値=256に対し、第43図(c)の操作部のメモリをM(中点)に指定すると“128”であり、+方向に目盛りが動くに従って、中点より“-30”ずつ変化し、-方向に動くに従って“+30”ずつ変化する。従って“弱→-2→-1→M→+1→+2→強”に対応して、閾値

W/R 1出力が“Hi”的時メモリー部37kに入力される。同時に画像の垂直方向の同期信号ITOP144より主走査(水平走査)方向の同期信号H SYNC118をカウントして、垂直方向のアドレスを発生する。Vアドレスカウンタ35k、H SYNC118より、画像の転送クロックVCLK117をカウントして、水平方向のアドレスをカウントする。Hアドレスカウンタにより、画像データの格納に対応したアドレスが発生される。この時のメモリWP入力(書き込みタイミング信号)551kには、クロックVCLK117と同位相のクロックがストローブとして入力され、入力データDiが逐次メモリー部37kに格納される(タイミング図、第44図)。メモリ37kからデータを読み出す場合は、制御信号W/R 1を“Lo”におとす事で、全く同様の手順で、出力データD₀~₁₃₀が読み出される。ただし、データの書き込み、読み出し、いずれもHE528で行われるので、例えば、第44図のごとくHE528をD₂の入力タイミングで、“Hi”に立ち上げ、D_mの入力タイミングで“Lo”に

立ち下げるとき、メモリ 37k には D_2 から D_m までの画像が入力されるのみで、 D_0 , D_1 および D_{m+1} 以後は書き込まれず、かわりにデータ "0" が書き込まれる。読み出しも同様であり、HE が "HI" となっている区間以外はデータは "0" が読み出されることになる。HE は後述する領域信号発生回路 17 より出力される。すなわち例えば原稿台上に第 45 図 A のような文字原稿が置かれた場合に、2 値化信号書き込みの際 HE を、同図のごとく生成すれば、A' のごとく文字部のみで 2 値画像をメモリに取り込むことができる。同様に不要な文字等も消去してメモリに書き込むことができる。

更に、本メモリ 37k のデータを読み出すアドレスカウンタ 35k, 36k は、第 40 図と同一の構成で、また第 41 図と同一のタイミングで動作するので、前述したように 37k から読み出される 2 値データは変倍することが可能となる。従って第 46 図のごとく予め本メモリーに記憶しておいた、同図 (B) のような 2 値の文字画像を (A) の画像に合成するに際し、(C) のようにいずれも縮小して

わち $28n = "1"$ 、AND ゲート 3n において、 $21n$ 入力 = "1" とすれば良い。同様に、他の信号も $16n \sim 31n$ により、任意に制御できる。I/O ポート $n1$ の出力、 $30n$, $31n$ は 2 値化回路 532 (第 2 図) の出力を 2 値メモリ L, K のいずれに格納するかの制御信号である。 $30n = "1"$ の時、2 値入力 421 は 100 dpi メモリ L へ、 $31n = "1"$ の時 400 dpi メモリ K へ入力されるようになる。ちなみに $AHi148 = "1"$ のときは、外部機器より送出される画像データが合成され、 $BHi123 = "1"$ のときは前述のように色変換を行い、 $DHi122 = "1"$ の時、色補正回路よりモノクロ画像データが算出され出力される。以下 $FHi121$ 、 $PHi145$ 、 $GHi119$ 、 $GHi2149$ は各々、文字合成、カラーバランス変更、テクスチャ加工、モザイク加工に用いられる。

このように 100 dpi メモリ L と、400 dpi メモリ K の 2 つの 2 値メモリを有し、文字情報を高密度の 400 dpi メモリ K に入力、領域情報（矩形、非矩形を含む）を 100 dpi メモリ L に入力すること

合成したり、(D) のように下絵 ((A) の部分) の大きさは変えずに、合成する文字部のみ拡大するといった合成が可能となる。

第 47 図は、前述した 100 dpi 相当で記憶された、非矩形マスク用 2 値ビットマップメモリ L (第 2 図) と文字、線画像用 400 dpi 2 値メモリ K (第 2 図) からのデータの各画像処理プロツク A, B, D, F, P, G への分配と、2 値化されたビデオ画像のメモリ L, K への分配の切り替えを行うための、切換回路である。メモリ L に記憶された非矩形領域を制限するためのマスクデータは、例えば前述した色変換回路 B に送出され ($BHi123$)、例えば、第 48 図 (B) のような形状の内側にのみ、色変換がかかる。第 47 図において $1n$ は CPU バス 22 に接続された I/O ポート、 $8n \sim 13n$ は 2to1 セレクターであり、切換入力 $S = "9"$ の時 A 入力、 $S = "0"$ の時 B 入力を Y に出力するように構成されている。従って例えば、前述のように 100 dpi マスクメモリ L の出力を色変換回路 B に送出するためには、セレクター $9n$ において A を選択、すな

により所定の領域、特に非矩形領域にも文字合成を行うことができる。

また複数のビットマップメモリを有することでの第 62 図のような色マド処理も可能となる。

第 49 図は、領域信号発生回路 J の説明のための図である。領域とは、例えば第 49 図 (e) の斜線部のような部分をさし、これは副走査方向 A → B の区間に、毎ラインごとに第 49 図 (e) のタイミングチャート AREA のような信号で他の領域と区別される。各領域は第 2 図のデジタイザ 58 で指定される。第 49 図 (a) ~ (d) は、この領域信号の発生位置、区間長、区間の数が CPU 20 によりプログラマブルに、しかも多数得られる構成を示している。本構成に於いては、1 本の領域信号は CPU アクセス可能な RAM の 1 ビットにより生成され、例えば n 本の領域信号 AREA0 ~ AREA n を得るために、 n ビット構成の RAM を 2 つ有している (第 49 図 (d) 60j, 61j)。いま、第 49 図 (b) のような領域信号 AREA0 および AREA n を得るとすると、RAM のアドレス x_1, x_2 のビッ

ト0に“1”を立て、残りのアドレスのビット0は全て“0”にする。一方、RAMのアドレス1, x_1 , x_2 , x_4 に“1”をたてて、他のアドレスのビットnは全て“0”にする。H SYNC118を基準として一定クロツク117に同期して、RAMのデータを順次シーケンシャルに読み出していくと例えば、第49図(c)のように、アドレス x_1 と x_2 の点でデータ“1”が読み出される。この読み出されたデータは、第49図(d) 62j-0~62j-nのJ-KフリップフロップのJ, K両端子に入っているので、出力はトグル動作、すなわちRAMより“1”が読み出されCLKが入力されると、出力“0”→“1”, “1”→“0”に変化して、AREA0のような区間信号、従って領域信号が発生される。また、全アドレスにわたってデータ=“0”とすると、領域区間は発生せず領域の設定は行われない。第47図(d)は本回路構成であり、60j, 61jは前述したRAMである。これは、領域区間を高速に切り換えるために例えば、RAM60jよりデータを毎ラインごとに読み出しを行っ

らのRAMA60jへのデータ書き込みが行える。
58は、領域指定を行うためのデジタイザであり、CPU20からI/Oポートを介して指定した位置の座標を入力する。例えば、第50図では2点A, Bを指定するとA(X_1 , Y_2), B(X_2 , Y_1)の座標が入力される。

第51図に、本画像処理システムに接続される外部機器との画像データの双方向の交信を行うためのインターフェース回路Mを示す。1mはCPUバス22に接続されたI/Oポートであり、各データバスA0~C0, A1~C1, Dの方向を制御する信号5m~9mが出力される。2m, 3mは出力ドライステート制御信号Eを持つバスパッファであり、3mはD入力によりその向きを変えることができる。2m, 3mはE入力=“1”的時、信号が出力され、“0”的時、出力ハイインピーダンス状態となる。10mは3系統のパラレル入力A, B, Cより選択信号6m, 7mにより、1つを選択する3to1セレクターである。本回路では基本的には、

$$1. (A_0, B_0, C_0) \rightarrow (A_1, B_1, C_1),$$

ている間にRAMB61jに対し、CPU20(第2図)より異なった領域設定のためのメモリ書き込み動作を行うようにして、交互に区間発生と、CPUからのメモリ書き込みを切り換える。従って、第49図(f)の斜線領域を指定した場合、A→B→A→B→AのようにRAMAとRAMBが切り換えられ、これは第49図(d)において、(C₃, C₄, C₅)=(0, 1, 0)とすれば、VCLK117でカウントされるカウンタ出力がアドレスとして、セレクタ63jを通してRAMA60jに与えられ(Aa)、ゲート66j開、ゲート68j閉となってRAMA60jから読み出され、全ビット幅、nビットがJ-Kフリップフロップ62j-0~62j-nに入力され、設定された値に応じてAREA0~AREAnの区間信号が発生される。BへのCPUからの書き込みは、この間アドレスバスA-Bus、データバスD-Busおよび、アクセス信号R/Wにより行う。逆に、RAMB61jに設定されたデータに基づいて区間信号を発生させる場合(C₃, C₄, C₅)=(1, 0, 1)とすることで、同じように行え、CPUか

2. (A1, B1, C1) → Dのバスの流れが存在している。それぞれ第52図の真理値表に示すとおりにCPU20より制御される。本システムでは第53図に示されるように外部機器よりA1, A2, A3を通して入力される画像は第53図(A)のように矩形、(B)のように非矩形と、いずれも可能な構成をとっている。第53図(A)のような矩形で入力する場合は、第2図のセレクター503の切り換入力を、Aが選択されるように“1”とすべく、I/Oポート501より制御信号147を出力する。同時に合成すべき領域に対応する。領域信号発生回路J内のRAM60j, 61j(第51図)の所定のアドレスに前述したように、CPUより所定のデータを書き込むことにより、矩形領域信号129を発生させる。外部機器からの画像入力128がセレクター507で選択された領域では、画像データ128だけでなく、階調、解像切り替え信号140も同時に切りかえる。すなわち、外部機器からの画像が入力される領域内では、原稿台から読み込まれた画像の色分解信号から検出される文字領域信号、

MIAR 124(第2図)に基づき生成される。階調、解像切りかえ信号を止め、強制的に“Hi”にする事で、はめ込まれる外部機器からの画像領域内を高階調になめらかに出力するようにしている。また、第51図で説明したように、2値メモリしからのビットマップマスク信号AH_i 148がセレクタ503にて信号147により選択されると第53図(B)のような外部機器からの画像合成が実現される。

(操作部概要)

第54図に本実施例の本体操作部1000の概観を示す。キー1100はコピースタートキーである。キー1101はリセットキーで、操作部上での設定をすべて電源投入時の値にもどす。キー1102はクリアストップキーで枚数指定等の入力数値のリセットおよびコピー動作の中止の際に使用する。キー1103群はテンキーでコピー枚数、倍率入力等の数値入力に使用される。キー1104は原稿サイズ検知キーである。キー1105はセンター移動指定キーである。キー1106はACS機能(黒

原稿認識)キーである。ACSがONの時、黒単色原稿の際は黒一色でコピーする。キー1107はリモートキーであり、接続機器に制御権をわたすためのキーである。キー1108は予熱キーである。

1109は液晶画面であり、種々の情報を表示する。また画面の表面は透明なタッチパネルになって、指等で押すとその座標値が取り込まれるようになっている。

標準状態では、倍率・選択用紙サイズ・コピー枚数・コピー濃度が表示されている。各種のコピーモードを設定中は、モード設定に必要な画面が順次表示される。(コピーモードの設定は画面に表示されるキーを使って行う)また、ガイド画面の自己診断表示画面を表示する。

キー1110はズームキーであり、変倍の倍率を指定するモードへのエンターキーである。キー1111はズームプログラムキーであり、原稿サイズとコピーサイズから変倍率を計算するモードへのエンターキーである。キー1112は拡大連写キー

するモードへのエンターキーである。キー1126は、指定された画像をくり返して出力するイメージリピートモードの設定を行うキーである。

キー1125は画像に斜体/テーパー処理等をかけるためのキーである。キー1135は移動モードを変更するためのキーである。キー1134はページ連写、任意分割等の設定を行う、キー1133はプロジェクトに関する設定を行う。キー1132はオプションの接続機器をコントロールするモードへのエンターキーである。キー1131はリコールキーで、3回前までの設定内容を呼び出すことができる。キー1130はアスタリスクキーである。キー1136~1139はモードメモリ呼出しキーで、登録しておいたモードメモリを呼び出す際に使用される。キー1140~1143はプログラムメモリ呼出しキーで、登録しておいた操作プログラムを呼び出す際に使用される。

(色変換操作手順)

色変換操作の手順を第55図を用いて説明する。まず、本体操作部上の色変換キー1119を押す

であり、拡大連写モードへのエンターキーである。キー1113は、はめ込み合成を設定するキーである。キー1114は文字合成で設定するキーである。キー1115はカラーバランスを設定するキーである。キー1116は単色・ネガ/ポジ反転等のカラーモードを設定するキーである。キー1117はユーザーズカラーキーであり、任意のカラー モードを設定できる。キー1118はペイントキーであり、ペイントモードを設定できる。キー1119は色変換モードを設定するキーである。キー1120は輪郭モードを設定するキーである。キー1121は鏡像モードの設定を行う。キー1124および1123でトリミングおよびマスキングを指定する。キー1122によりエリアを指定し、その内部の処理を他の部分と変えて設定することができる。キー1129はテクスチャーアイメージの読み込み等の作業を行うモードへのエンターキーである。キー1128はモザイクサイズの変更等のモザイクモードへのエンターキーである。

キー1127は出力画像のエッジの鮮明さを調節

と、表示部 1109 は P050 のように表示される。原稿をデジタイザ上にのせ、変換前の色をペンで指定する。入力が終了すると P051 の画面になり、ここでタツチキー 1050 およびタツチキー 1051 を用いて変換前の色の幅を調整し、設定終了後タツチキー 1052 を押す。画面は P052 に変わり、変換後の色に濃淡をつけるかどうかをタツチキー 1053 およびタツチキー 1054 を用いて選択する。濃淡ありを選択すると変換前の色の濃淡に合せて変換後の色も階調をもったものとなる。すなわち、前述の階調色変換を行うことである。一方、濃淡なしを選択すると、同一濃度の指定色に変換される。濃淡のあり／なしを選択すると、P053 の画面になり変換後の色の種類を選択する。P053において 1055 を選択すると、P054 に操作者が任意の色を指定できる。また、色調整キーを押すと P065 に移り、Y, M, C, Bk のそれぞれについて 1% きざみで色調整を行うことができる。

また、P053 で 1056 を押すと P056 に移り、ポイントペンでデジタイザ上の原稿の希望の

押し P003 へ移る。ここで形を選択する。円、長円、R 矩形等は必要な座標値が入力されると計算によりビットマップメモリへ形を展開していく。またフリー形状の場合は、デジタイザを用いてポイントペンで希望形状をなぞることで連続的に座標値を入力し、その値を処理してビットマップ上へ記録していく。

以下非矩形エリア指定のそれぞれについて説明する。

(円形領域指定)

P003 でキー 1004 を押すと、表示部 1109 は P004 に移り円形領域を指定することができる。

以下、円形領域指定について、第 58 図のフローチャートを用いて説明する。S101において、第 2 図のデジタイザ 58 から中心点を入力する (P004)。次に表示部 1109 は、P005 に移り S103 においてデジタイザ 58 から指定すべき半径を持つ円の円周上の 1 点を入力する。S106 で上記入力座標値の第 2 図ビットマップメモリ L (100dpi2 値メモリ) 上での座標値を CPU 20 により演算する。

色を指定する。また次に P057 で色の濃淡を調整することができる。

また、P053 で 1057 を押すと P058 に移り、所定の登録色を番号で選択できる。

(トリミングエリア指定の手順)

以下、第 56 図および第 57 図を用いて、トリミング（マスキングも同様、更にエリアの指定方法については、部分処理等も同様の手順である。）エリア指定の手順について説明する。

本体操作部 1000 上のトリミングキー 1124 を押し、表示部 1109 が P001 になった時点ではデジタイザを用いて矩形の対角 2 点を入力すると P002 の画面になり、続けて矩形エリアを入力することができる。また複数のエリアを指定した場合には P001 の前エリアキー 1001、次にエリアキー 1002 を押せば P002 のように X-Y 座標におけるそれぞれの指定領域を確認することができる。

一方、本実施例においては、前記ビットマップメモリを使用した非矩形のエリア指定が可能である。P001 の画面を表示中、タツチキー 1003 を

また、S107 で円周上の別の点の座標値を演算する。次に S109 でビットマップメモリ L のバンクをセレクトし、S111 で上記演算結果を CPU パス 22 を経由してビットマップメモリ L に入力する。第 37 図 (a) において CPU DATA 616L からドライバー 578L を経て 604L からビットマップメモリに書き込まれる。アドレス制御は上に述べたのと同様なので省略する。これを、円周上のすべての点に対して繰り返し (S113)、円形領域指定を終了する。

なお、上述のように CPU 20 で演算しながら入力するかわりに、あらかじめ入力される 2 点の情報に対するテンプレート情報を ROM 11 に格納しておき、この 2 点をデジタイザで指定することにより演算することなく直接ビットマップメモリ L に書き込むようにすることもできる。

(長円領域指定)

P003 において、キー 1006 を押すと P007 に移る。以下第 59 図のフローチャートを用いて説明する。

まず S202 で長円に内接する最大の矩形領域の対角 2 点をデジタイザ 58 により指定する。以下円周部分について、上記円形領域指定の場合と同様にして S206～S212 の手順でビットマップメモリ上に書き込む。

次に直線部分について S214～S220 の手順でメモリ上に書き込み、領域指定を終了する。円形の場合同様あらかじめ、テンプレート情報として ROM21 に記憶させておくこともできる。

(R 矩形領域指定)

これは指定の方法を、メモリ書き込みとともに長円の場合と同様なので説明を省略する。

尚、以上円形、長円、R 矩形の場合を例として説明したが、他の非矩形領域についても同様のテンプレート情報に基づき指定できることは勿論である。

P006, P008, P010, P102において、各形状入力後のクリアキー(1009～1012)を押すとビットマップメモリ上の部分的消去を行うことができる。

する画像の範囲を指定するには、P020 中のタッチキー 1021 を押し P021 の画面へ行き、文字原稿 1201 を前述のデジタイザ 58 にのせ、デジタイザのポイントペンを用いて 2 点で範囲を指定する。指定が終了すると表示部は P022 のようになり、タッチキー 1023 およびタッチキー 1024 で指定した範囲内を読みとるのか(トリミング)、または指定した範囲外を読み取るのか(マスキング)を選択する。また、文字原稿によっては前述の 2 値化処理の際に文字原稿中の文字部を抽出するのが困難であるものもある。この場合は P020 中のタッチキー 1022 で P023 の画面へ移り、前記 2 値化処理のスライスレベルをタッチキー 1025 およびタッチキー 1026 で調整することが可能となっている。

このようにスライスレベルをマニュアルで調整することができるので、原稿の文字の色や太さ等に応じて適切な 2 値化処理を行うことができる。

さらに、タッチキー 1027 を押し、P024'、P025' でエリアを指定することにより P026'

したがって、指定ミスをした場合にも、すみやかに 2 点指定のみクリアでき 2 点指定のみ再度行うことができる。

また、連続して複数領域について指定を行うこともできる。複数領域指定の場合重複した領域についてそれぞれの処理を行うにあたって、後から指定された領域の処理が優先される。但し、これは先に指定したもの優先させることにしても良い。

以上のような設定により長円でトリミングを行った出力例を第 57 図に示す。

< 文字合成に関する操作手順 >

以下第 60 図、第 61 図および第 62 図を用いて文字合成に関する操作設定手順を説明する。本体操作部上の文字合成キー 1114 を押すと、液晶表示部 1109 は P020 のように表示される。前述の原稿台上に合成する文字原稿 1201 をのせ、タッチキー 120 を押すと文字原稿を読み取り、2 値化処理をかけ、その画像情報を前述のビットマップメモリ第 2 図に記憶する。処理の具体的手段については前述したので重複は避ける。この際記憶

で部分的なスライスレベルの変更をすることが可能である。

このように、エリア指定してその部分のみをスライスレベル変更することにより黒文字原稿の一部に例えば黄色の文字があった場合でも、黒および黄色の文字のそれぞれに別々の適切なスライスレベルを設定することにより、文字全体に対して良好な 2 値化処理を行うことができる。

文字原稿の読み取りが終了すると表示部 1109 は第 61 図 P024 のようになる。

色ヌキ処理を選択するには P024 中のタッチキー 1027 を押し、P025 の画面へ移り、合成する文字の色を表示されている色の中から選択する。また、部分的に文字の色を変えることもでき、その場合は、タッチキー 1029 を押し、P027 の画面へ移り、エリアの指定を行った後、P030 の画面にて文字の色を選択する。更に合成される文字のフチに色のフチどり処理を付加することもでき、その場合には、P030 中のタッチキー 1031 にて P032 の画面へ移り、フチ部分の色を選択する。この時

色調整をできるのは、上記色変換の場合と同様である。更にタツチキー1033を押し、P041の画面においてフチの幅の調整が行われる。

次に合成する文字を含む矩形領域に色敷処理を付加する場合（以下マド処理と呼ぶ）について説明する。P024中のタツチキー1028を押しP034の画面に移り、エリアの指定を行う。ここで指定した範囲でマド処理が行われる。エリア指定が終了すると、P037で文字の色を選択し、タツチキー1032を押しP039の画面へ移り、マドの色を選択する。

上記色の選択において、例えばP025の画面においては、タツチキー1030の色調整キーを押すことによりP026の画面に移り、選択した色の色調を変更することが可能となっている。

以上説明した手順により文字合成を行う。実際には設定を行った場合の出力例を第62図に示す。

なお、エリア指定は、矩形領域指定の他、上述のような非矩形領域の指定も可能である。

~

ンの読み込みは、以下のように行うことができる。

パターン読み込みを行わないで、タツチキー1060を押し、テクスチャ処理を設定し、コピースタートキー1100や他のモードキー（1110～1143）、またはタツチキー1064等によりP064画面をぬけ出ようとすると、表示部はP065に示すような警告を出す。

またこの範囲は、縦横の長さを操作者が指定できるようにすることもできる。

（モザイク処理設定手順）

第64図はモザイク処理設定の手順を説明する図である。

本体操作部上のモザイクキー1128を押しと表示部はP100のように表示される。原稿にモザイク処理をほどこすには、タツチキー1400を押し、このキーを反転表示させる。

また、モザイク処理を行う際のモザイクサイズの変更はタツチキー1401を押し、P101画面にて行う。モザイクサイズの変更はタテ（Y）方向、ヨコ（X）方向とも独立に設定することが可能である。

（テクスチャ処理設定手順）

次に第63図を用いて、テクスチャ処理について説明する。

本体操作部1000上のテクスチャキー1129を押しと、表示部1109はP060のように表示する。テクスチャ処理をかける時は、タツチキー1060を押し、このキーを反転表示させる。テクスチャ処理用のイメージパターンを前述のテクスチャ用画像メモリに（第32図113g）読み込む際はタツチキー1061を押す。この時、既にパターンが画像メモリ中にある場合はP062のようにそのため表示されない場合はP061の表示となる。読み込ませるイメージの原稿を原稿台上にのせ、タツチキー1062を押すことにより、テクスチャ用画像メモリに画像データが記憶される。この際原稿中の任意の部分を読み込ませるためにには、タツチキー1063を押し、P063画面にてデジタイザ58により指定を行う。指定は統込範囲、16mm×16mmの中心を1点でペン入力することにより行うことができる。

上述のような1点指定によるテクスチャバター

（＊モード操作手順について）

第65図は＊モード操作手順を説明する図である。

本体操作部1000上の＊キー1130を押すと＊モードに入り、表示部1109はP110のように表示される。タツチキー1500はペイントユーザー・カラー、色変換、色文字等で使用される色情報を登録するための色登録モードに入る。タツチキー1501はプリンタによる画像欠けを補正する機能をON/OFFする。タツチキー1502はモードメモリ登録モードに入るためのキーである。タツチキー1503は手差しサイズを指定するモードに入る。タツチキー1504はプログラムメモリー登録モードに入る。タツチキー1505は、カラーバランスのデフォルト値を設定するモードに入るためのキーである。

（色登録モードについて）

P110の表示の時、タツチキー1500を押すと、色登録モードに入る。表示部はP111のようになり、登録する色の種類を選択する。パレット色を変更する場合は、タツチキー1506を押し、P116

の画面にて変更したい色を選択し、P117の画面にて、イエロー、マゼンタ、シアン、ブラックの各成分の値を1%きざみで調節することができる。

また、原稿上の任意の色を登録する場合はタッチキー1507を押し、P118の画面で登録先番号を選択し、デジタイザ58を用いて指定し、P120の画面の時に原稿台に原稿をセットし、タッチキー1510を押し、登録を行う。

(手差しサイズ指定について)

P112に示すように手差しサイズは定形と非定形のいずれも指定することができる。

非定形については、横(X)方向、縦(Y)方向いずれも1mm単位で指定できる。

(モードメモリ登録について)

P113に示すように設定したモードをモードメモリに登録しておくことができる。

(プログラムメモリ登録について)

P114に示すように、領域指定や所定の処理を行う一連のプログラムを登録しておくことができる。

(カラーバランス登録について)

P116に示すように、Y、M、C、Bkそれぞれについてカラーバランスを登録しておくことができる。

(プログラムメモリー操作手順について)

以下第66図、第67図を用いてプログラムメモリへの登録操作およびその利用手順について説明する。

プログラムメモリーとは、設定に関わる操作の手順を記憶し、それを再現するためのメモリー機能である。必要なモードを連続したり、不要な画面を飛びこえての設定が可能である。例として、原稿中のある領域を倍率をかけて、イメージリピートする手順をプログラムメモリーしてみる。

本体操作部上の*モードキー1130を押し、液晶表示部にP080の画面を出し、タッチキー1200のプログラムメモリキーを押す。本実施例では、4つのプログラムが登録可能である。P081の画面で登録する番号を選択する。この後プログラム登録モードに移る。プログラム登録モード時に

おいては、例えば通常モードで第68図1300に示すような画面は1301のようになる。タッチキー1302のスキップキーは、現在の画面をとばしたい場合に指定する。タッチキー1303のクリアキーは、プログラムメモリーの登録途中で今までの登録を中止し、最初から登録をやり直す際に使用する。タッチキー1304のエンドキーはプログラムメモリーの登録モードをぬけ、最初に決定した番号のメモリへ登録する。

まず、本体操作部中のトリミングキー1124を押し、デジタイザにてエリアを指定する。表示部はP084を表示しているが、ここでこれ以上のエリアの設定を行わない場合は、タッチキー1202を押し、この画面を飛ばすことを指定する。(画面はP085になる)

次に本体操作部上のズームキー1110を押すと、表示部はP086になる。ここで倍率の設定を行い、タッチキー1203を押すと表示部はP087に変わる。最後に本体操作部上のイメージリピートキー1126を押し、P088の画面でイメージリピートに

関する設定を行った後、タッチキー1204にてプログラムメモリーの1番へ登録を行う。

以上の手順で登録したプログラムを呼び出すには、本体操作部上のプログラムメモリー1呼出しキー1140を押す。表示部はP091を表示し、エリアの入力待ちになる。ここでデジタイザを用いてエリアを入力すると、表示部はP092を表示し、更に次のP093へ移行する。ここで倍率を設定した後タッチキー1210を押すと表示部はP094となりイメージリピートの設定ができる。タッチキー1211を押すと、プログラムメモリを利用しているモード(トレースモードと呼ぶ)をぬける。尚プログラムメモリーを呼び出し、終了するまでの間は、編集モードの各キー(1110~1143)は無効となり、登録したプログラム通りに操作が行えるようになっている。

第69図にプログラムメモリーの登録アルゴリズムを示す。S301の画面めくりとはキーやタッチキーにより表示部の表示を書きかえることをいう。タッチキー1302と押し、現在表示されている

画面を飛ばすよう指定した場合(S303)、次の画面めくり時に記録テーブル上にその情報がセットされている(S305)。そして、S307で新たな画面番号を記録テーブルにセットする。クリアキーを押した場合には、記録テーブルを全クリアし(S309, S311)、それ以外の場合には、S301にもどって次の新たな画面に移る。第71図に記録テーブルのフォーマットを示す。第70図にプログラムメモリー呼出し後の動作をあらわすアルゴリズムを示す。

S401で画面めくりがある場合には、新画面が標準画面か否かを判断する(S403)。標準画面の場合にはS411に移り、記録テーブルから次の画面番号をセットし、標準画像でない場合には、新画面番号と記録テーブルの予定されている画面番号を比較し(S405)、等しいときはS409に移り、スキップフラグがあれば、S411をとばしてS401にもどる。等しくない場合には、リカバー処理を行い(S407)画面めくりを行う。

小値を検出して、黒文字処理を行っているので時間的にロスがない。また、一度Y, M, Cに変換して、これに基づいて行う場合に生じる可能性のある変換誤差もない。

〔発明の効果〕

以上説明した様に、本発明によれば、像域分離に際し網点領域を正確に分離でき、高品質の再生画像を得ることができる。

4. 図面の詳細な説明

第1図は本発明の実施例にかかる画像処理装置の全体図、

第2図は本発明の実施例にかかる画像処理の回路図、

第3図はカラー読み取りセンサと駆動パルスを示す図、

第4図はODRV118a, EDRV119aを生成する回路図、

第5図は黒補正動作を説明する図、

第6図はシエーディング補正の回路図、

第7図は色変換プロツク図、

以上説明したように本実施例によれば、色分解されたカラー画像を色ごとにデジタル的に読み取り、読み取られたカラー画像データを用いて文字領域、網点領域、ハーフドーン領域を検出し、これら3つの領域信号に基づいて文字領域と画像領域の判別信号を得、前者に高解像処理、後者に高階調処理を施してカラー画像出力を得る画像処理装置において、前記網点領域は色分解信号R, G, Bの最小値を用いて検出するという構成により、本発明の上記目的を達成している。

具体的には、本実施例によれば、網点検出信号として色分解信号R, G, Bの最小値を用いているため網点信号を色に左右されず確実に検出できる様にしたものである。

本実施例によれば、網点検出信号として色分解データR, G, Bの最小値を用いているため、色網点に関しても画像部処理(高階調処理)が行え、出力画像の画質がアップする。

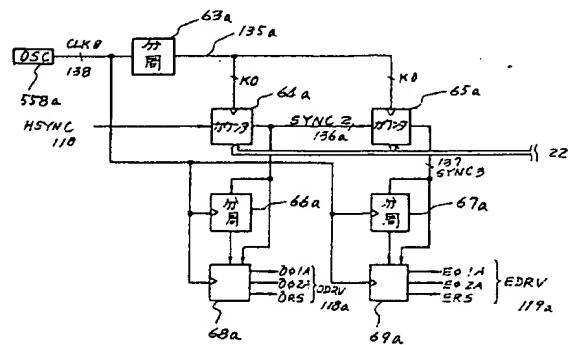
特に本実施例では、読み取手段よりR, G, Bで入力し、このR, G, B信号を直接用いて最大値、最

- 第8図は色検出部プロツク図、
- 第9図は色変換回路のプロツク図、
- 第10図は色変換の具体例を示す図、
- 第11図は対数変換を説明する図、
- 第12図は色補正回路の回路図、
- 第13図はフィルターの不要透過領域を示す図、
- 第14図はフィルターの不要吸収成分を示す図、
- 第15図は文字画像領域分離回路の回路図、
- 第16図は輪郭再生成の概念を説明する図、
- 第17図は輪郭再生成の概念を説明する図、
- 第18図は輪郭再生成回路図、
- 第19図は輪郭再生成回路図、
- 第20図はEN1, EN2のタイミングチャート、
- 第21図は文字画像補正部のプロツク図、
- 第22図は加減算処理の説明図、
- 第23図は切換信号生成回路図、
- 第24図は色残り除去処理回路図、
- 第25図は色残り除去処理、加減算処理を説明する図、
- 第26図はエッジ強調を示す図、

第27図はスムージングを示す図、
 第28図は2値信号による加工、修飾処理を説明する図、
 第29図は文字、画像合成を示す図、
 第30図は画像編集加工回路のプロック図、
 第31図はテクスチャ処理を示す図、
 第32図はテクスチャ処理の回路図、
 第33図はモザイク、変倍、テーパー処理の回路図、
 第34図はモザイク処理の回路図、
 第35図はモザイク処理等を説明する図、
 第36図はラインメモリアドレス制御部の回路図、
 第37図はマスク用ビットメモリーの説明図、
 第38図はアドレスを示す図、
 第39図はマスクの具体例を示す図、
 第40図はアドレスカウンタの回路図、
 第41図は拡大、縮小のタイミングチャート、
 第42図は拡大、縮小の具体例を示す図、
 第43図は2値化回路の説明図、
 第44図はアドレスカウンタのタイミングチャート

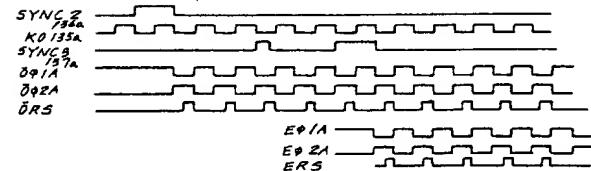
第60図は文字合成の操作手順の説明図、
 第61図は文字合成の操作手順の説明図、
 第62図は文字合成の操作手順の説明図、
 第63図はテクスチャ処理の手順を説明する図、
 第64図はモザイク処理の手順を説明する図、
 第65図は*モード操作の手順を説明する図、
 第66図はプログラムメモリー操作の手順を説明する図、
 第67図はプログラムメモリー操作の手順を説明する図、
 第68図はプログラムメモリー操作の手順を説明する図、
 第69図はプログラムメモリー登録のアルゴリズムを示す図、
 第70図はプログラムメモリー呼び出し後の動作のアルゴリズムを示す図、
 第71図は記録テーブルのフォーマットを示す図、
 第72図は画像加工、編集を示す図である。

ト、
 第45図はピットマップメモリ書き込みの具体例を示す図、
 第46図は文字、画像合成の具体例を示す図、
 第47図は分配切換の回路図、
 第48図は非線形マスクの具体例を示す図、
 第49図は領域信号発生回路の回路図、
 第50図はデジタイザによる領域指定を示す図、
 第51図は外部機器とのインターフェース回路図、
 第52図はセレクタの真理値表、
 第53図は矩形領域、非矩形領域の例を示す図、
 第54図は操作部の外観図、
 第55図は色変換操作の手順を説明する図、
 第56図はトリミングエリア指定の手順を説明する図、
 第57図はトリミングエリア指定の手順を説明する図、
 第58図は円形領域指定のアルゴリズムを示す図、
 第59図は長円とR矩形の領域指定のアルゴリズムを示す図、



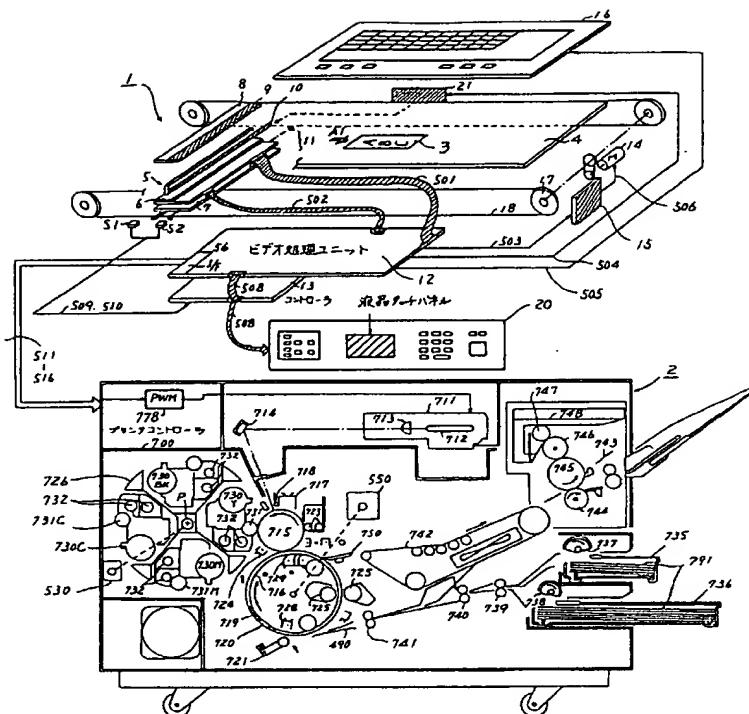
CCD駆動パルス発生回路

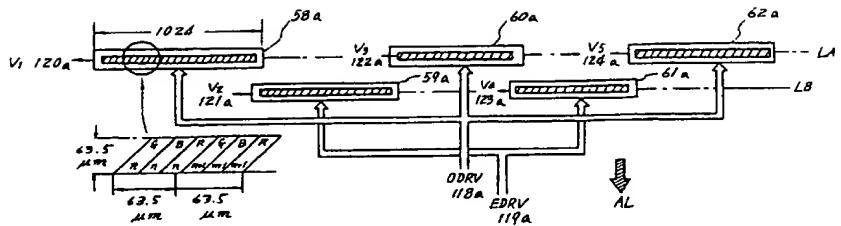
第4 図 (a)



CCD駆動パルス

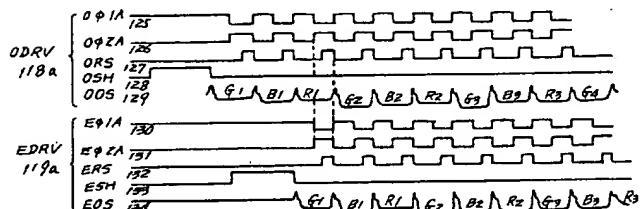
第4 図 (b)





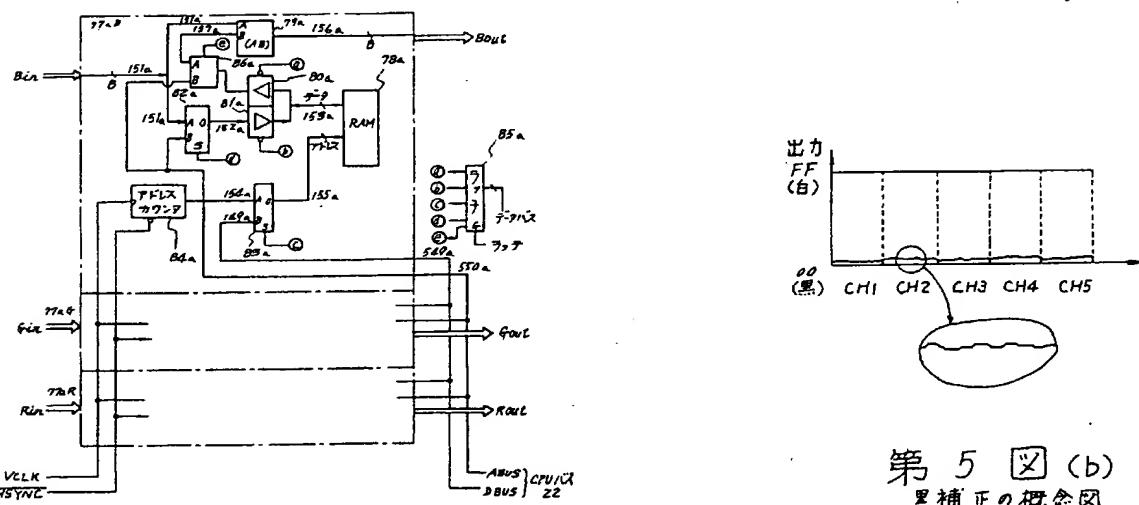
CCDセンサーの構成図

第3図 (a)



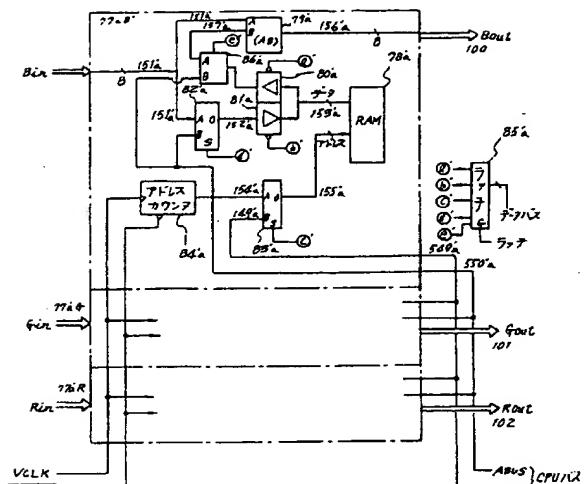
CCD 馬鹿運動パルス

第3図 (b)

第5図 (b)
黒補正の概念図

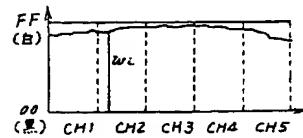
黒補正回路

第5図 (a)

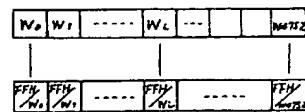


白補正回路

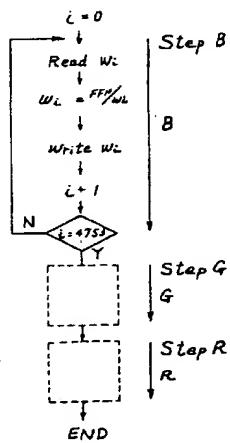
第 6 図 (a)



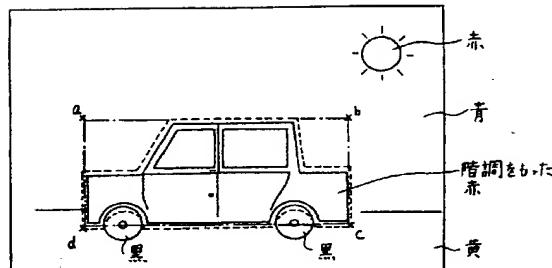
第6回 (b) 自補正の概念図



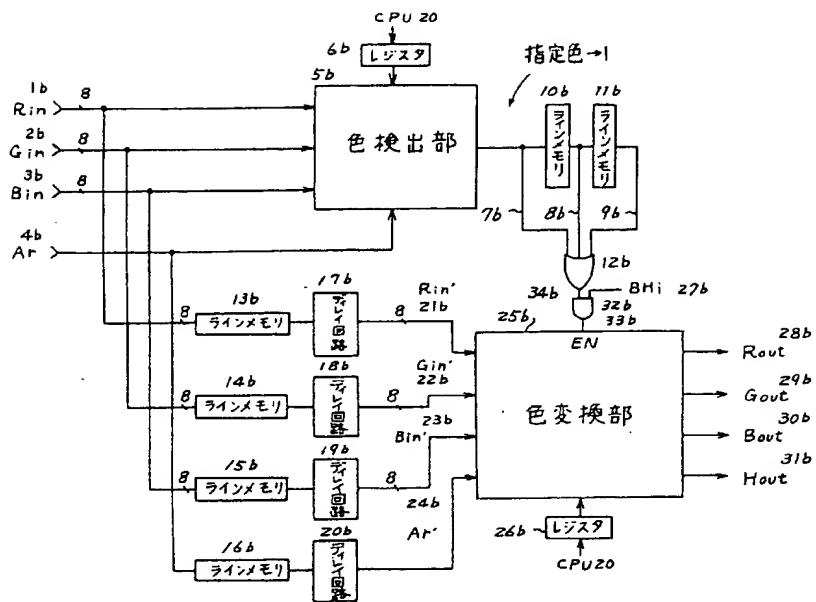
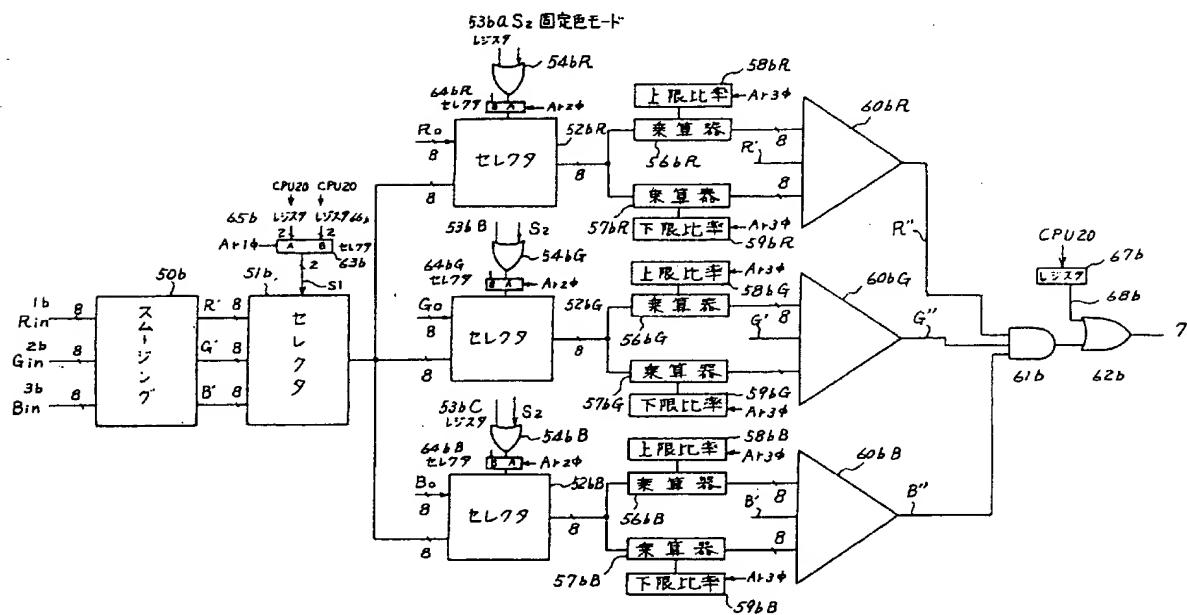
第6図(c)

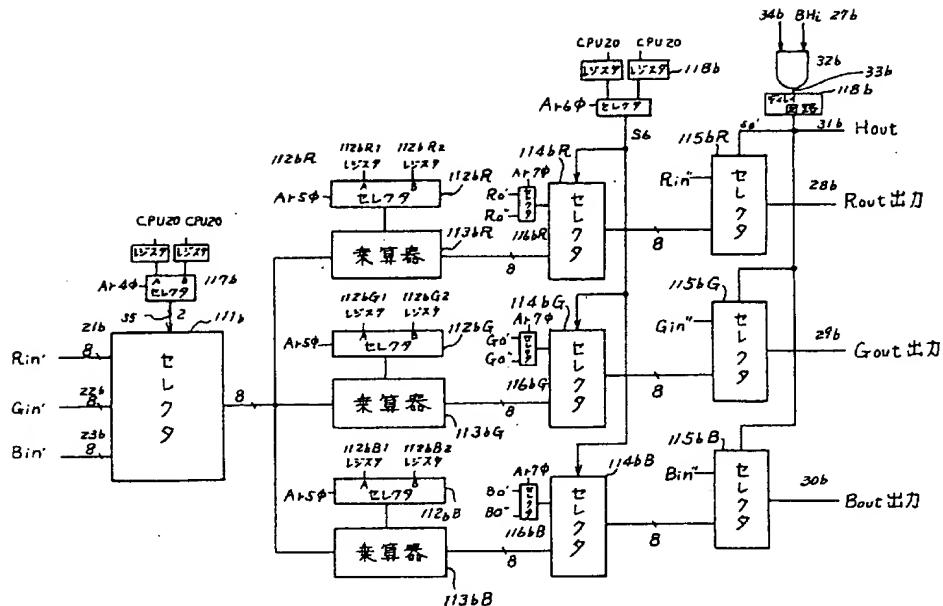


第6回 (d) 自補正の手順



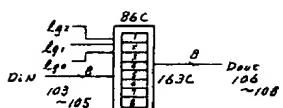
第 10 図

第7図
色変換ブロック図第8図
色選出部



第9図

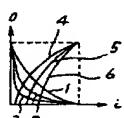
色変換部



第11図(a)

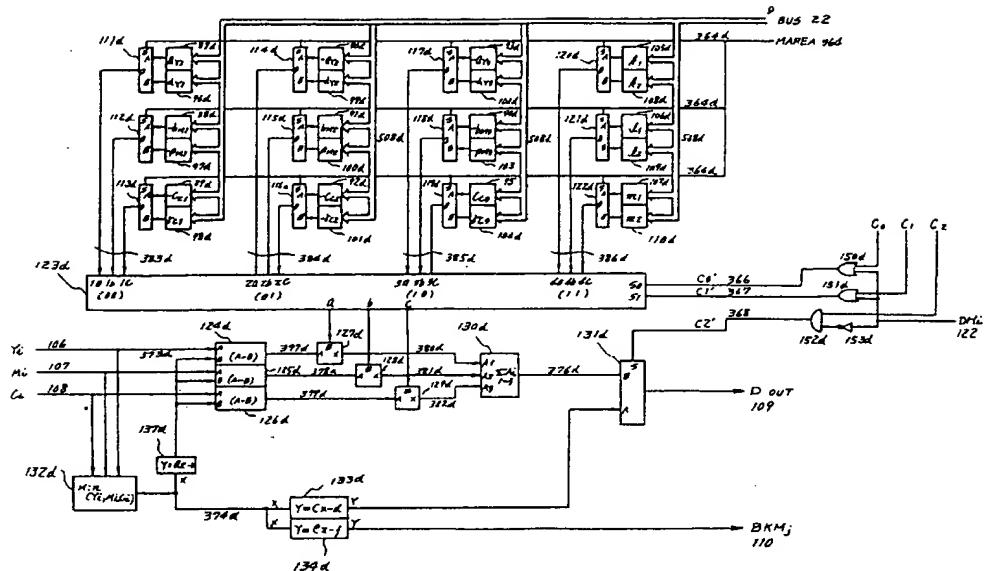
C ₁	C ₁ G ₁	a	b	c	
0	0 0	1a	1b	1c	Y
0	0 1	2a	2b	2c	M
0	1 0	3a	3b	3c	C
0	1 1	4a	4b	4c	MONO
1	X X	X	X	X	BK

- ①
—②
—③
—④
—⑤

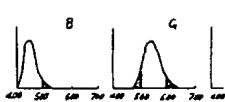


第11図(b)

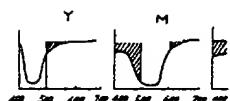
第12図(b)



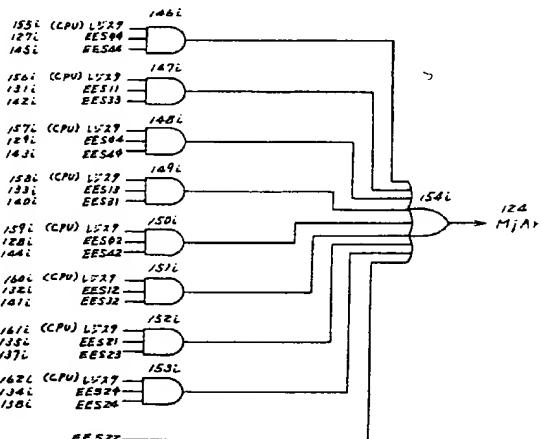
第 12 図 (a)



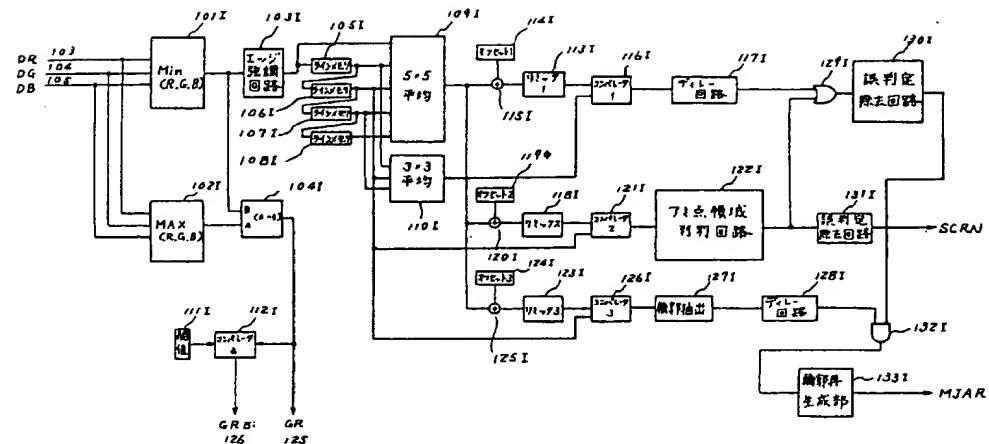
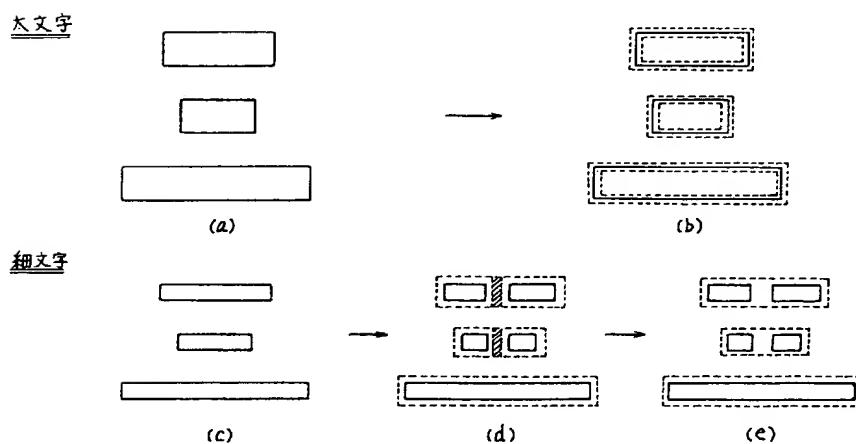
第 13 四

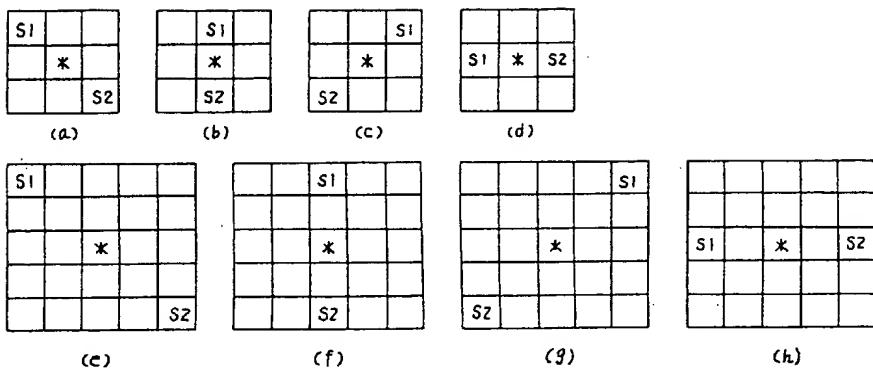


第 14 四

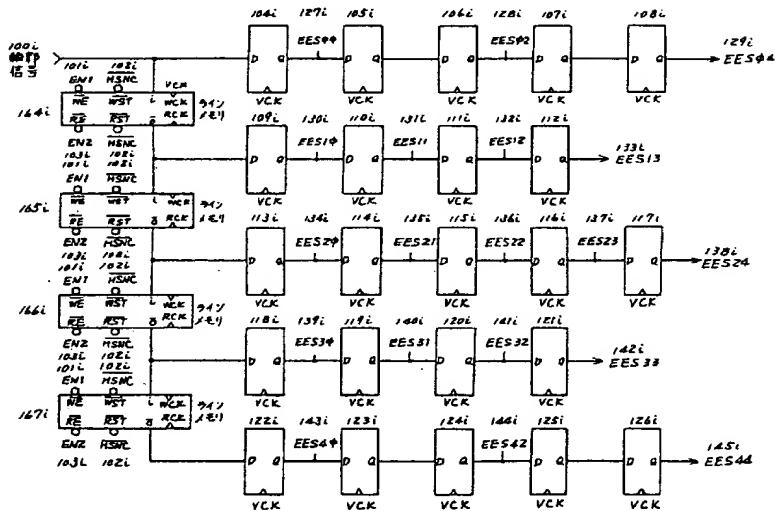


第 19 四
輪郭再生成回路

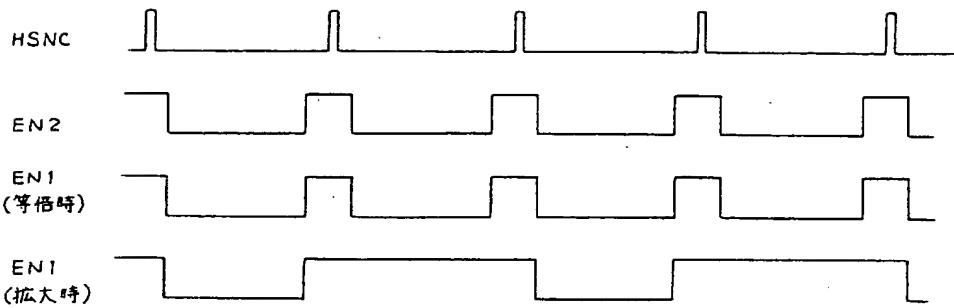
第15回
文字画像領域分離回路第16回
輪郭再生成の概念



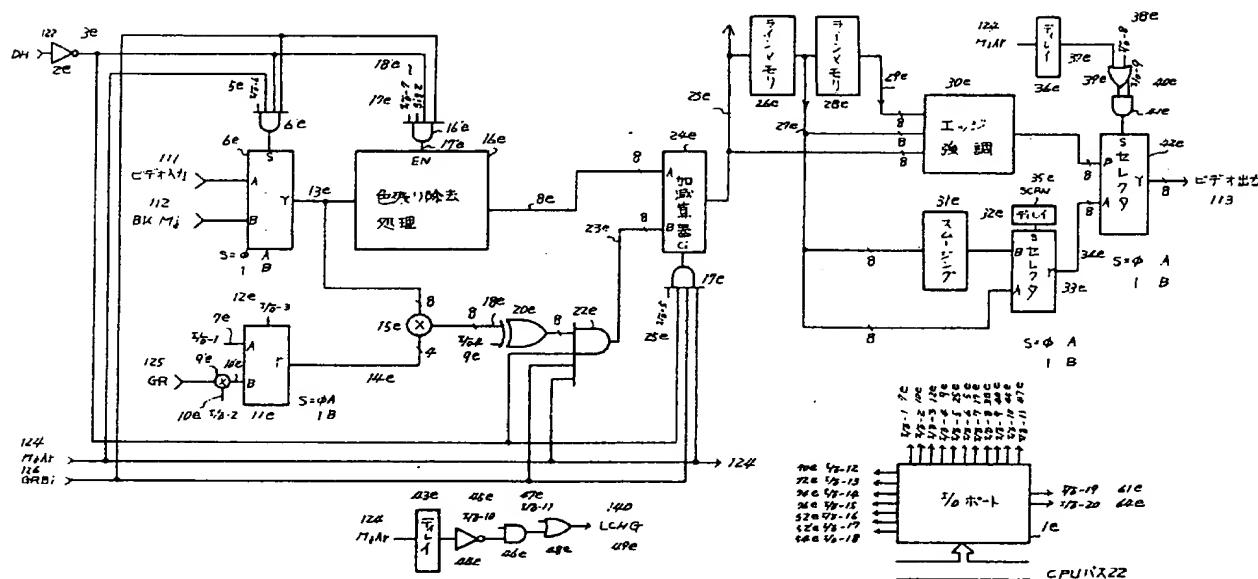
* 注目画素
第 17 図
輪郭再生成概念図



第 18 図
輪郭再生成回路

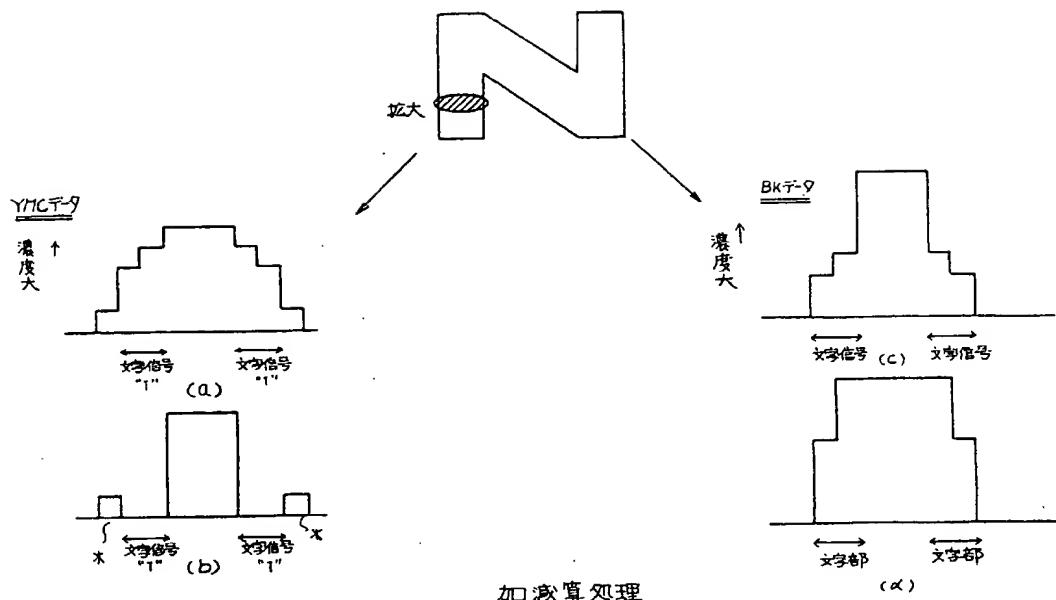


第 20 図



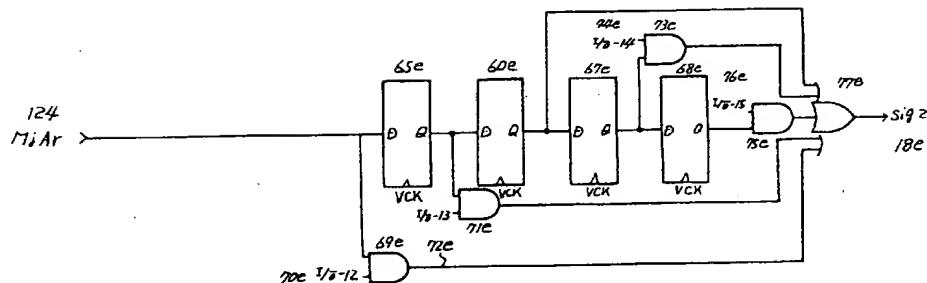
文字画像補正部 ブロック^凶

第 21 义



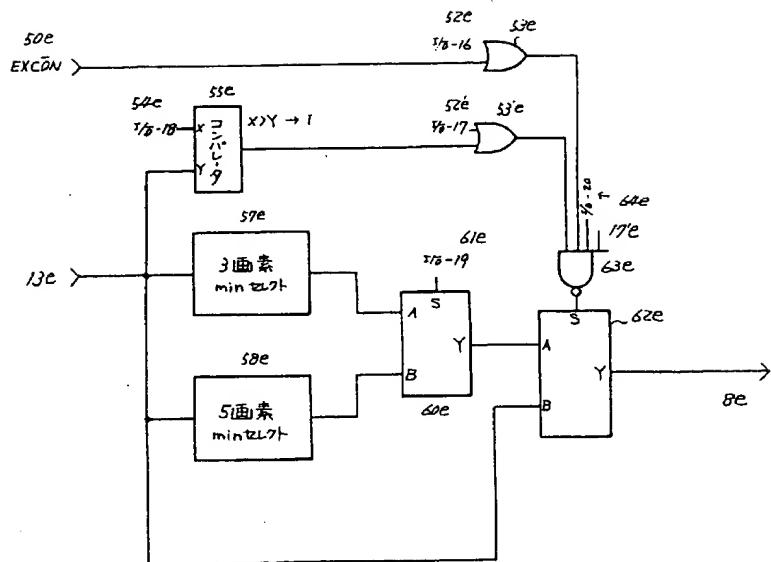
加減算処理
(黒文字にのみ作用)

第 22 図



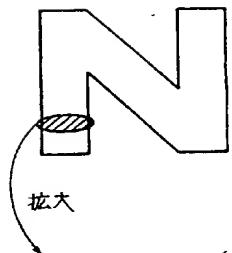
切換信号生成回路図

第 23 図

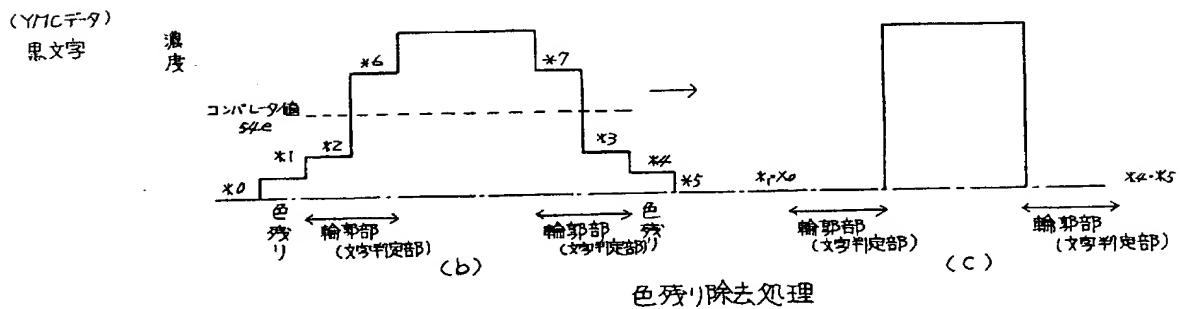


色残り除去処理回路図

第 24 図

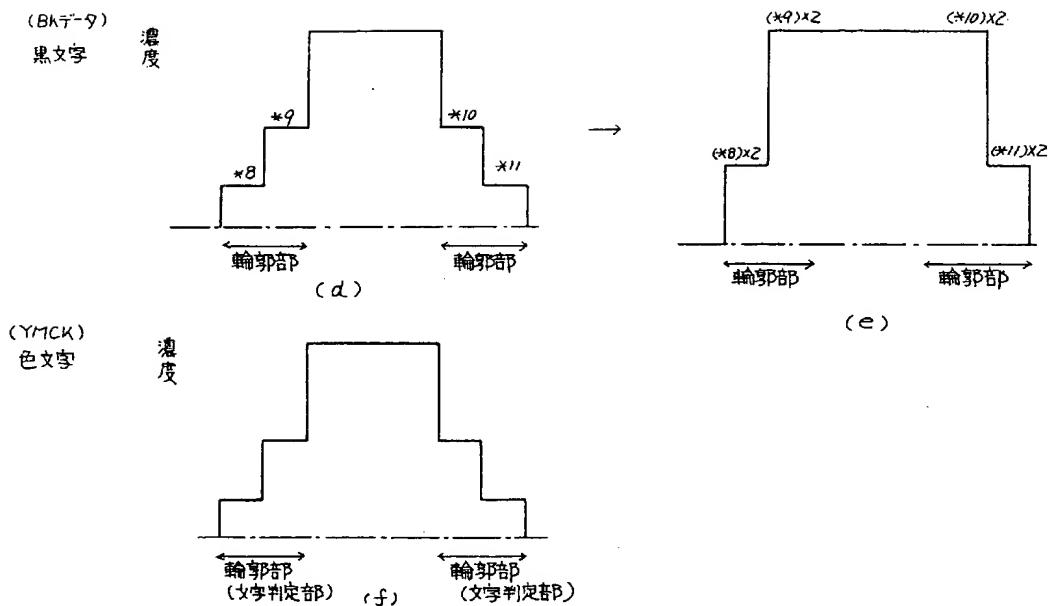


(a)



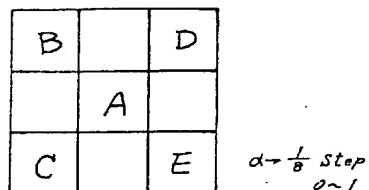
色残り除去処理

第 25 図



色残り除去処理

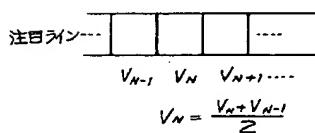
第25図



$$A + d \{ 4A - (B + C + D + E) \}$$

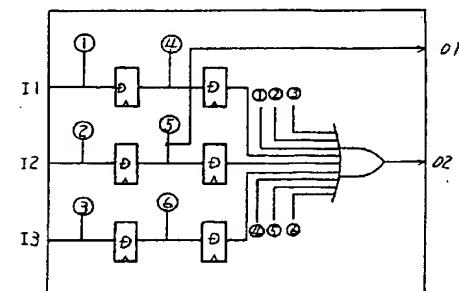
エッジ強調処理

第26図



スムージング処理

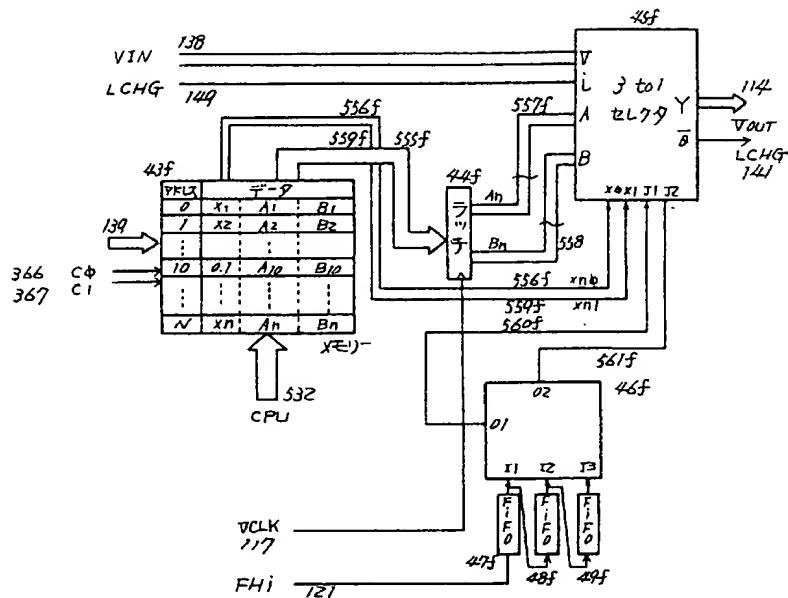
第27図



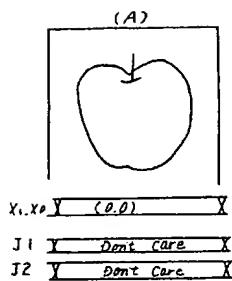
第28図(b)

X_1	X_0	J_1	J_2	i	Y	第27図
0	0	X	X	<	V	(A)
0	1	X	C	V		
1	0	X	C	V		
1	1	X	O	A		
		O	O	C	V	
		O	I	O	B	
		I	O	O	A	
		I	I	O	B	
		O	X	O	A	
		O	X	O	A	
		I	X	O	B	
		I	X	O	B	

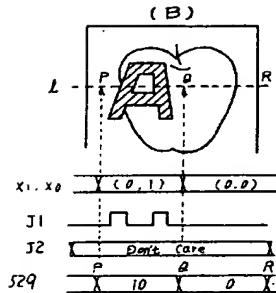
第28図(c)



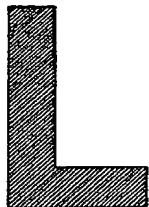
第 28 四 (a)



J1 Don't Care
J2 Don't Care



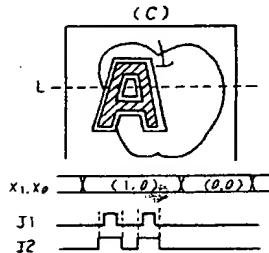
J2 Don't care
F2 P Q R



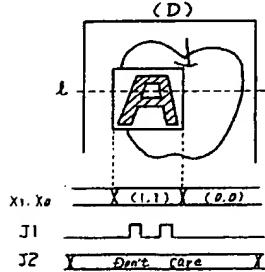
第31回(a)



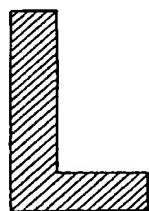
第3/图(b)



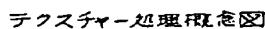
The figure shows a timing diagram with four traces. The top trace, labeled X_1, X_0 , consists of two digital pulses. The bottom trace, labeled J_1 , shows a single pulse. The third trace, labeled J_2 , shows a double pulse. The fourth trace is a solid horizontal line.



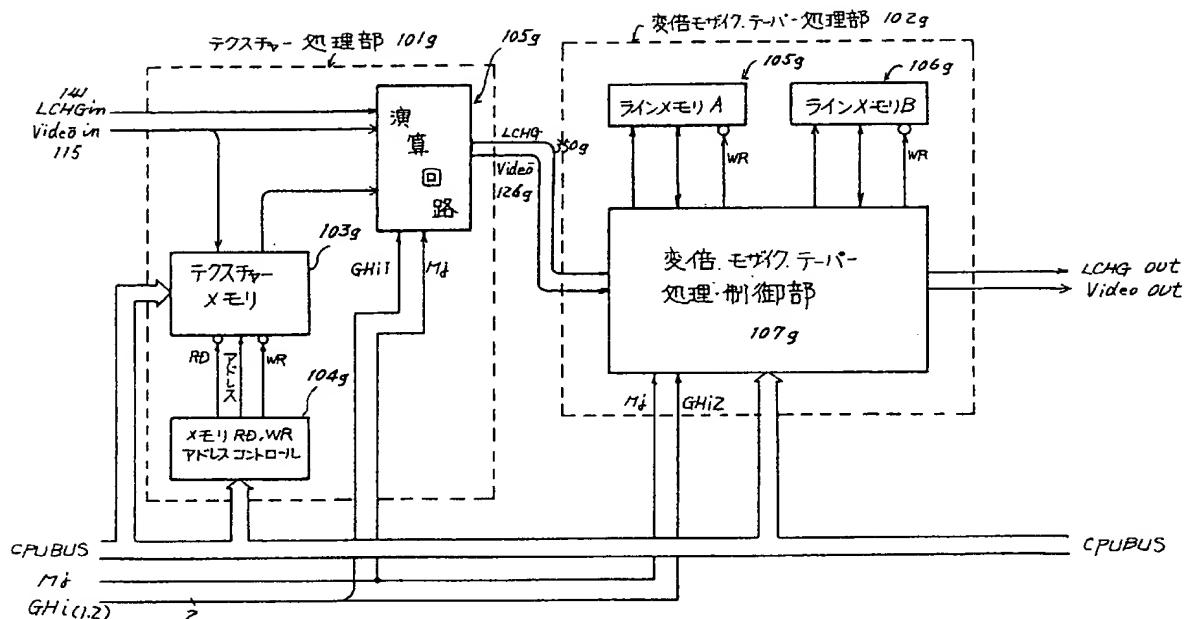
J1



第31圖(c)

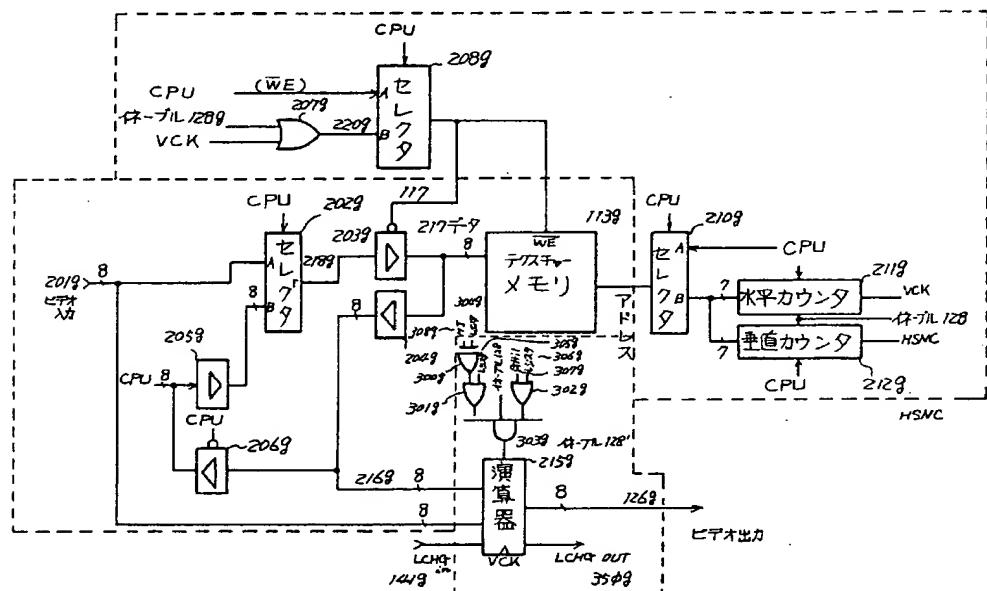


第 29 四

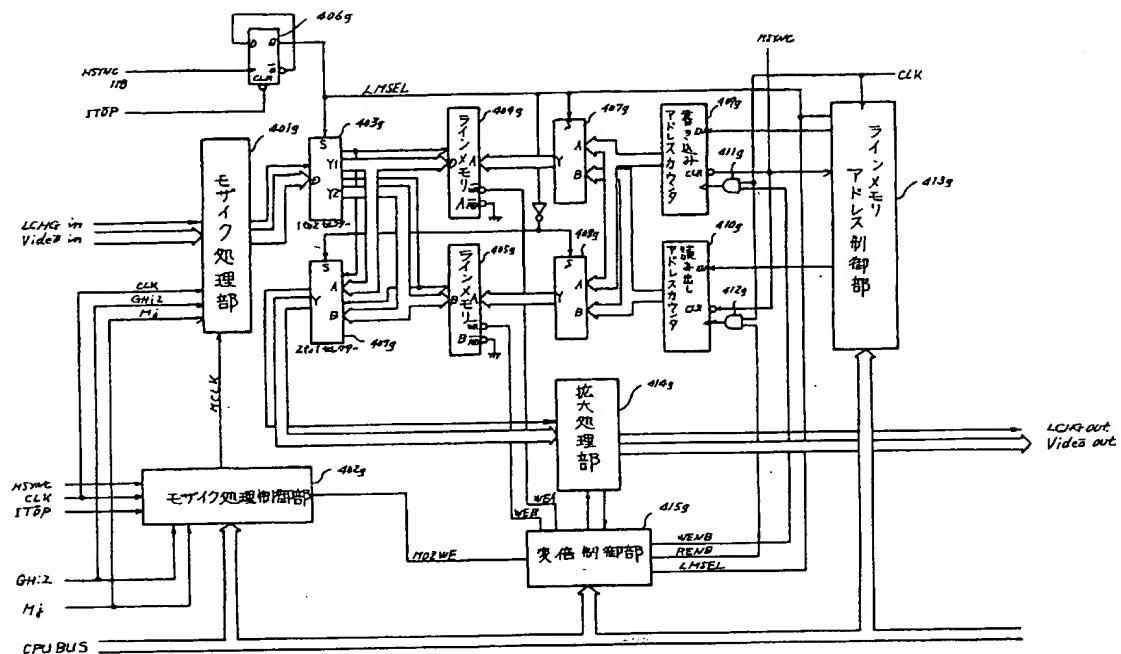


画像加工編集回路図

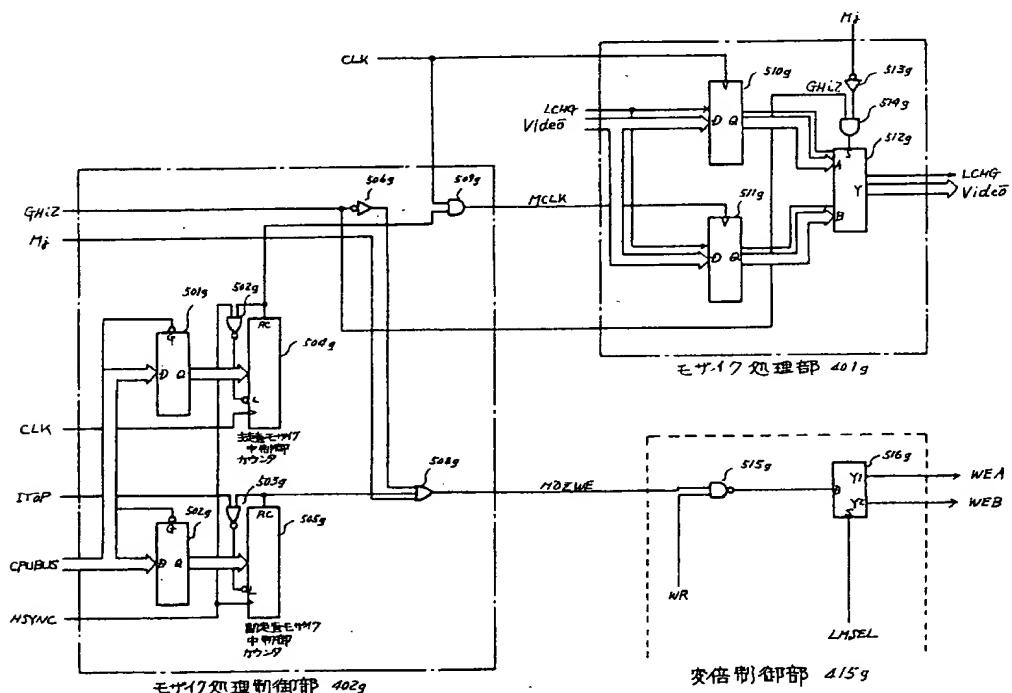
第30 図



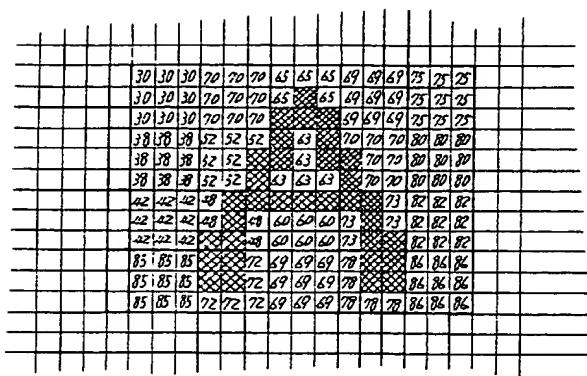
第32 図



第 33 回

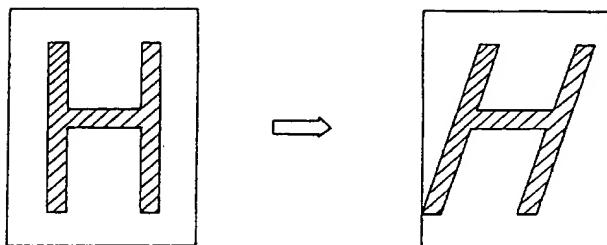
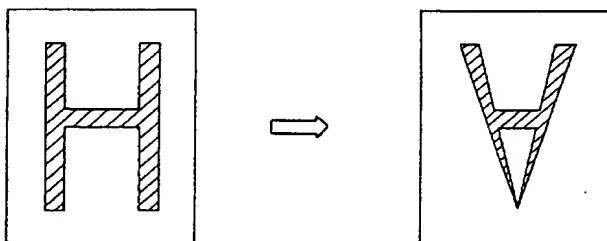
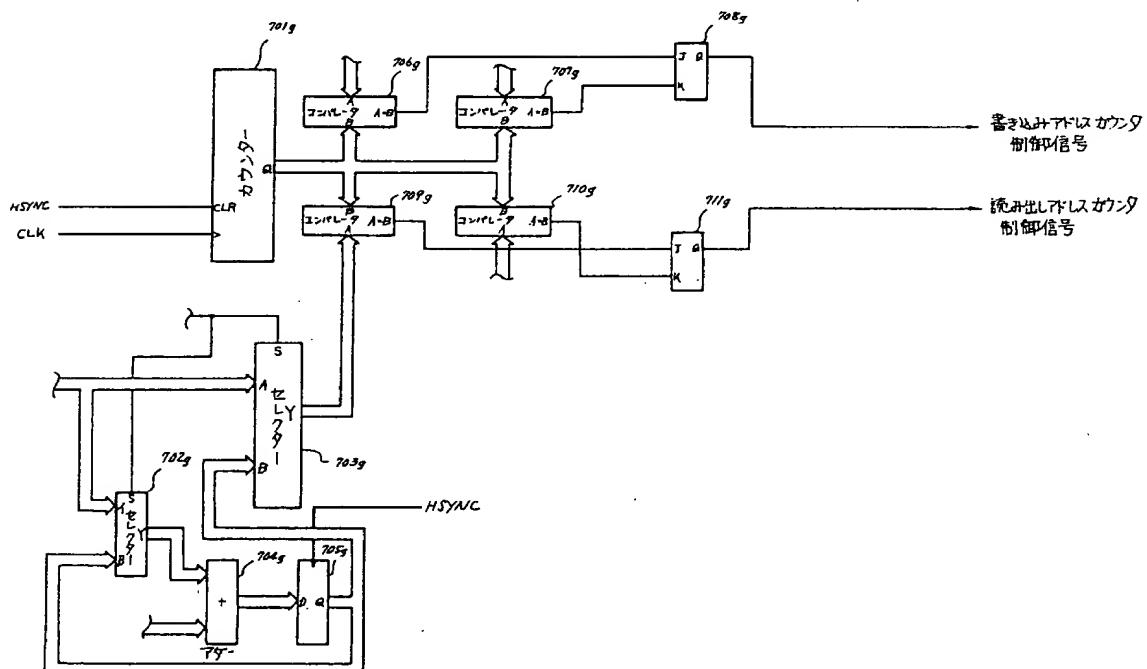


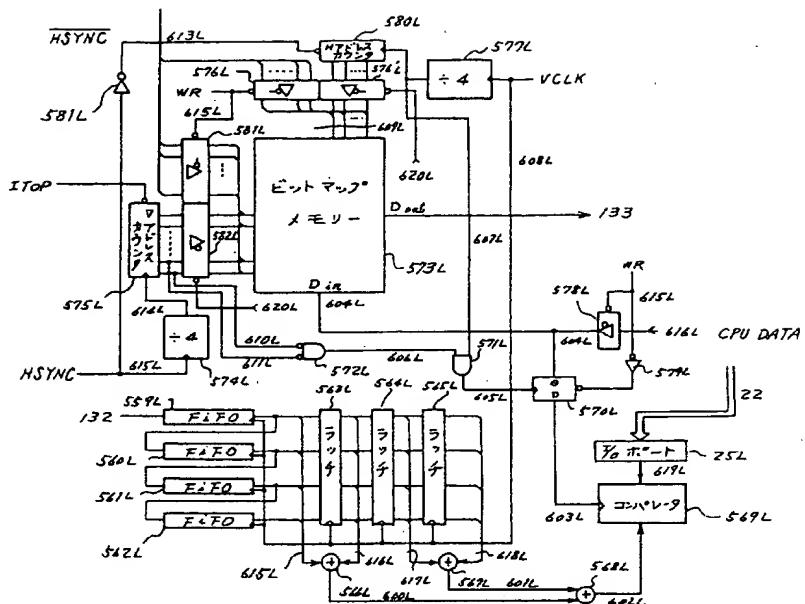
第 34 回



モザイク処理

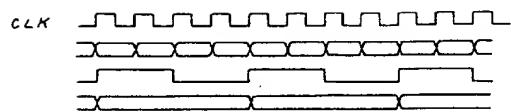
第35回(a)

斜体処理
第35(b)テーパー処理
第35回(c)パルス信号生成回路
第36回

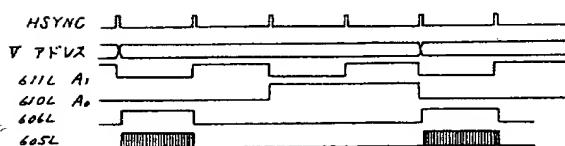
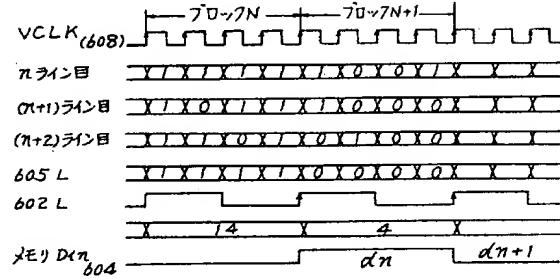


マスク用ビットマップメモリの例回路

第37図 (a)

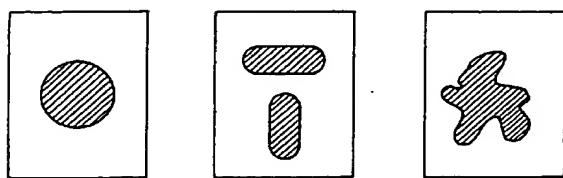


第37図 (b)

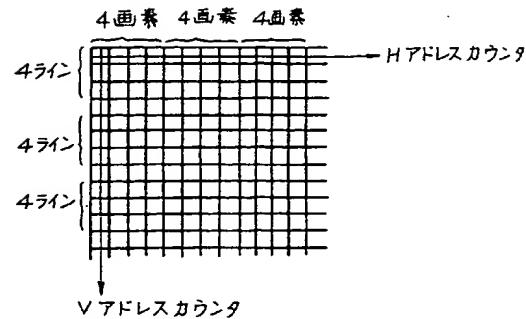


第37図 (c)

第37図 (d)

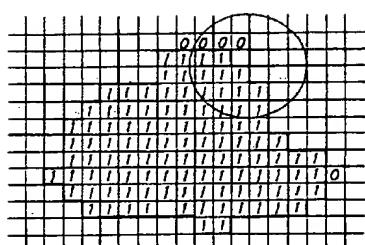


非矩形マスク

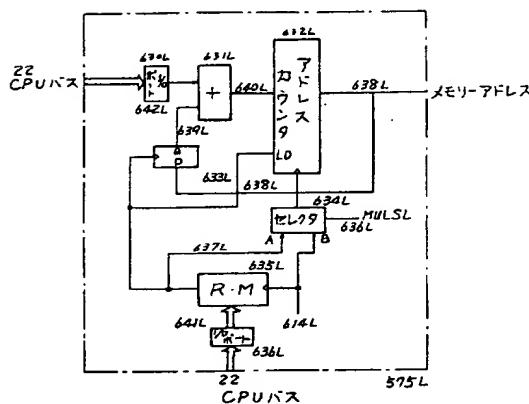


第37 図 (e)

第38 図

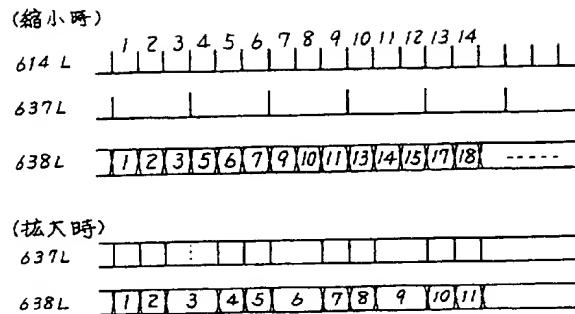


第39 図

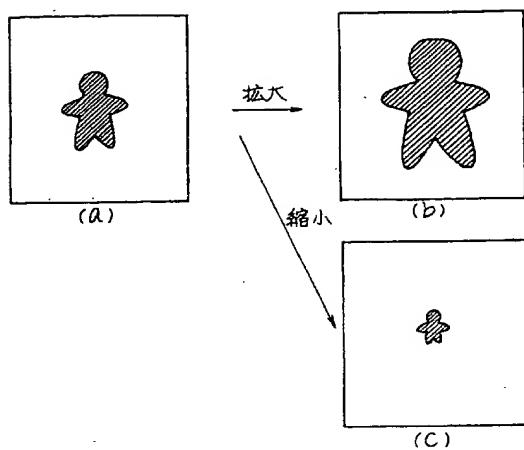


アドレスカウンタの回路図

第40 図



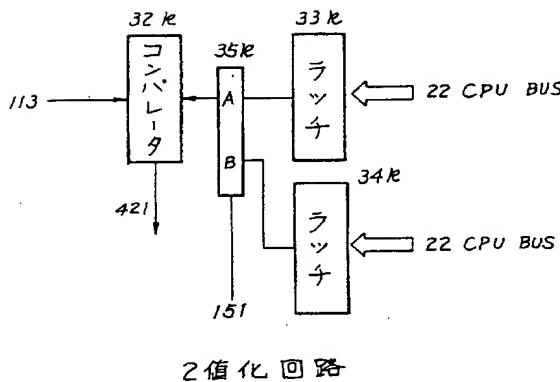
アドレスのタイミングチャート



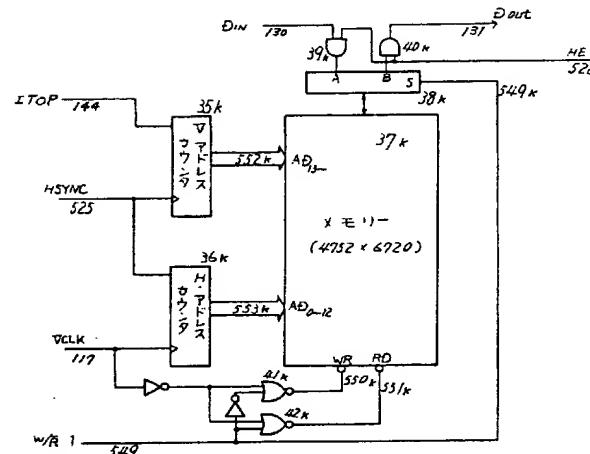
第41

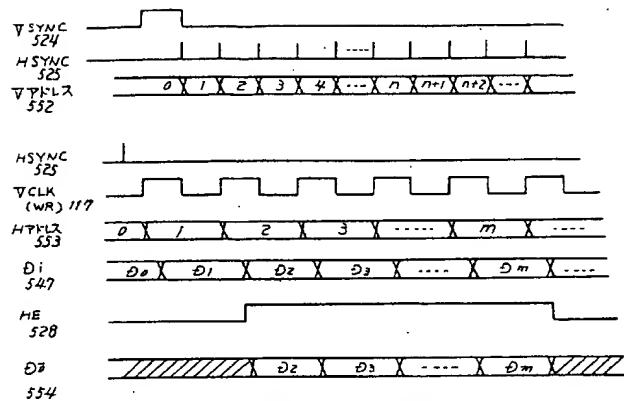
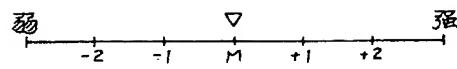
非矩形領域の拡大・縮小

第42



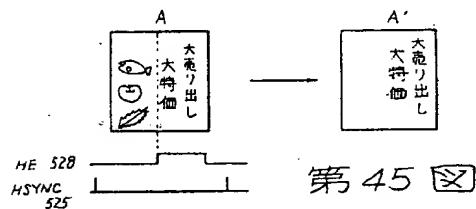
第43 (a)



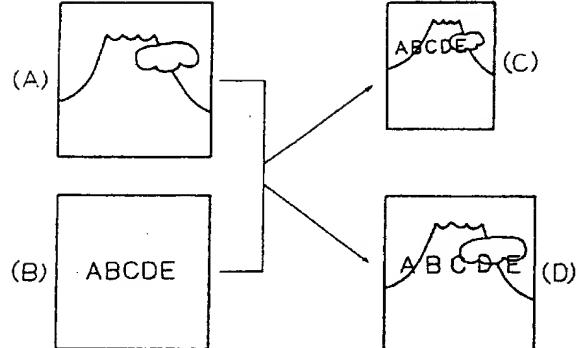


第 44 図

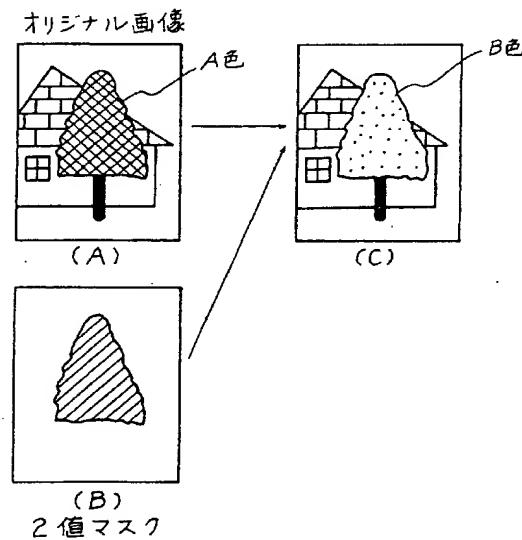
第 43 図 (C)



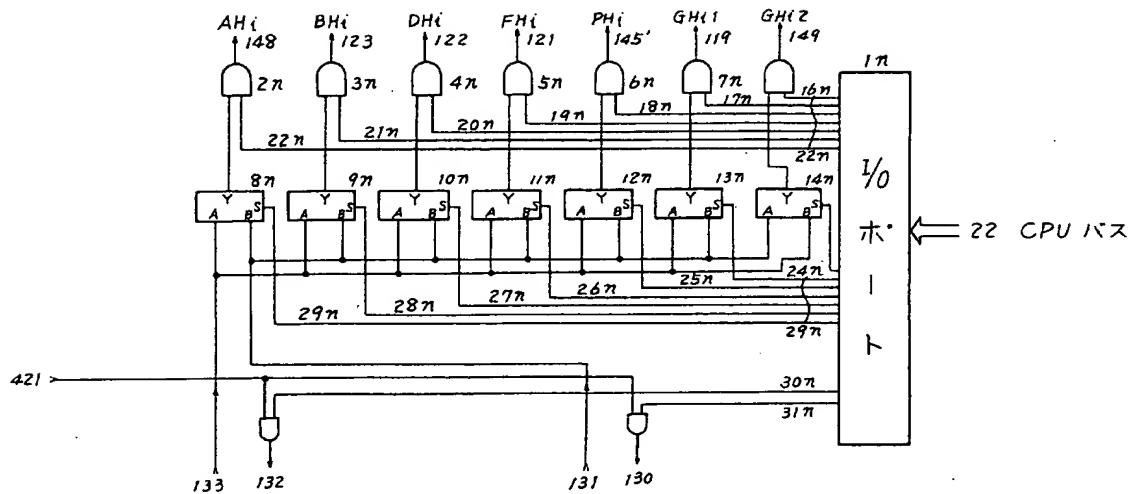
第 45 図



第 46 図

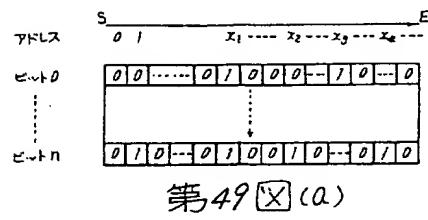


第 48 図

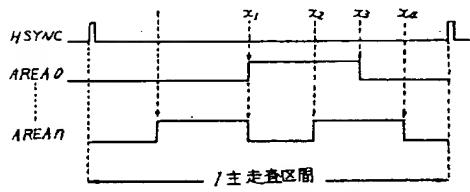


切換回路

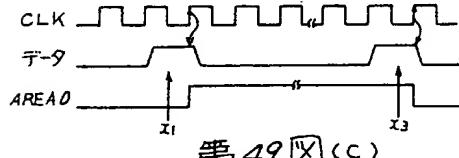
第47



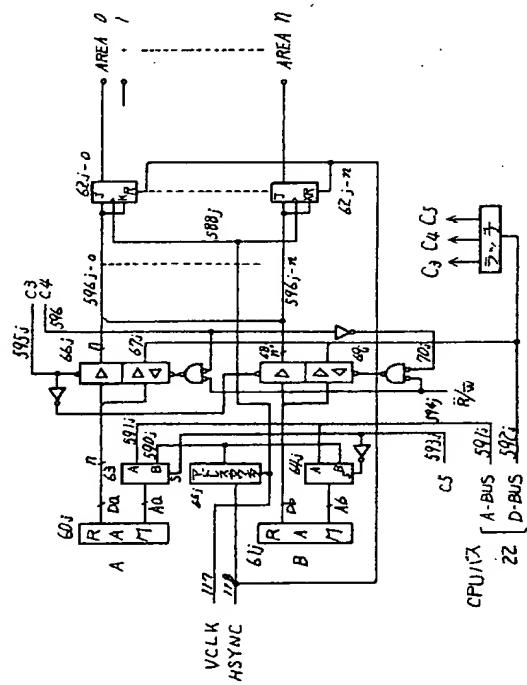
第49(a)



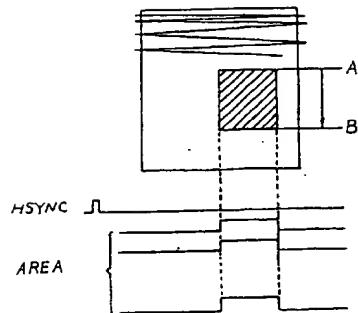
第49(b)



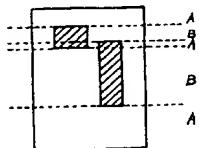
第49(c)



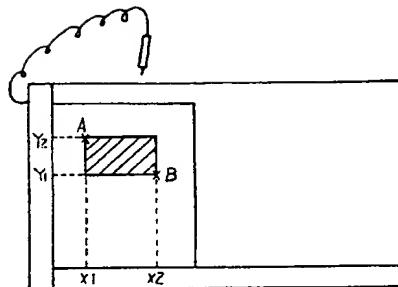
第49(d)



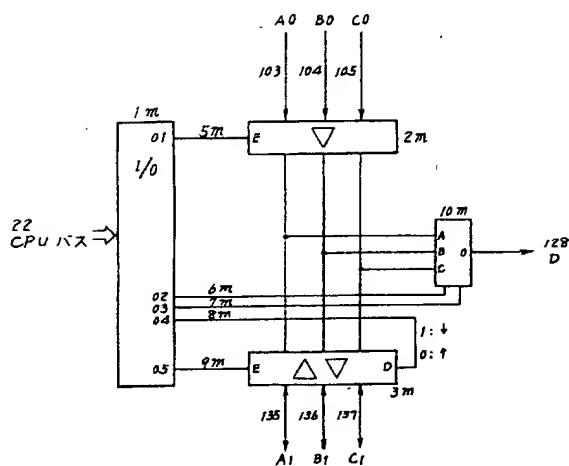
第 49 (e)



第49図(f)



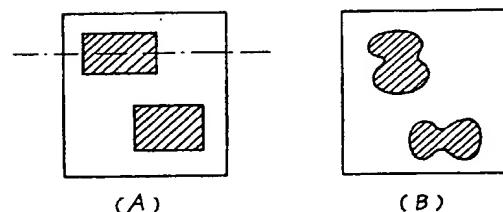
第50回



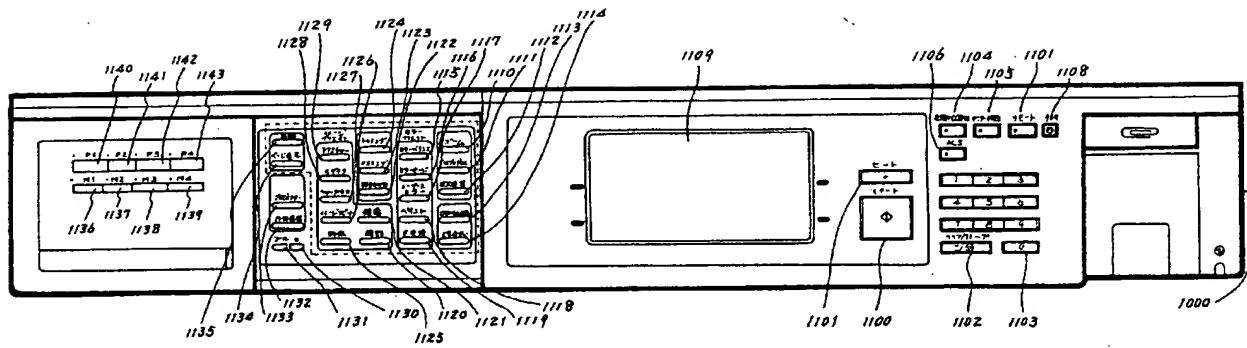
第51回

	$5m$	$8m$	$9m$
(A_0, B_0, C_0) $\downarrow \rightarrow (A_1, B_1, C_1)$	1	1	0
(A_1, B_1, C_1) $2 \rightarrow D$	0	0	1

第52回

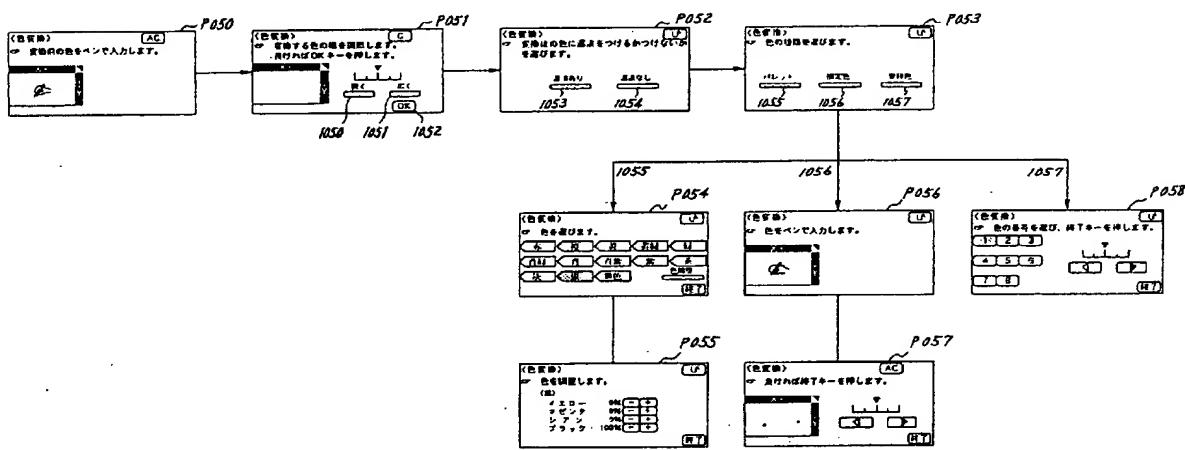


第53回



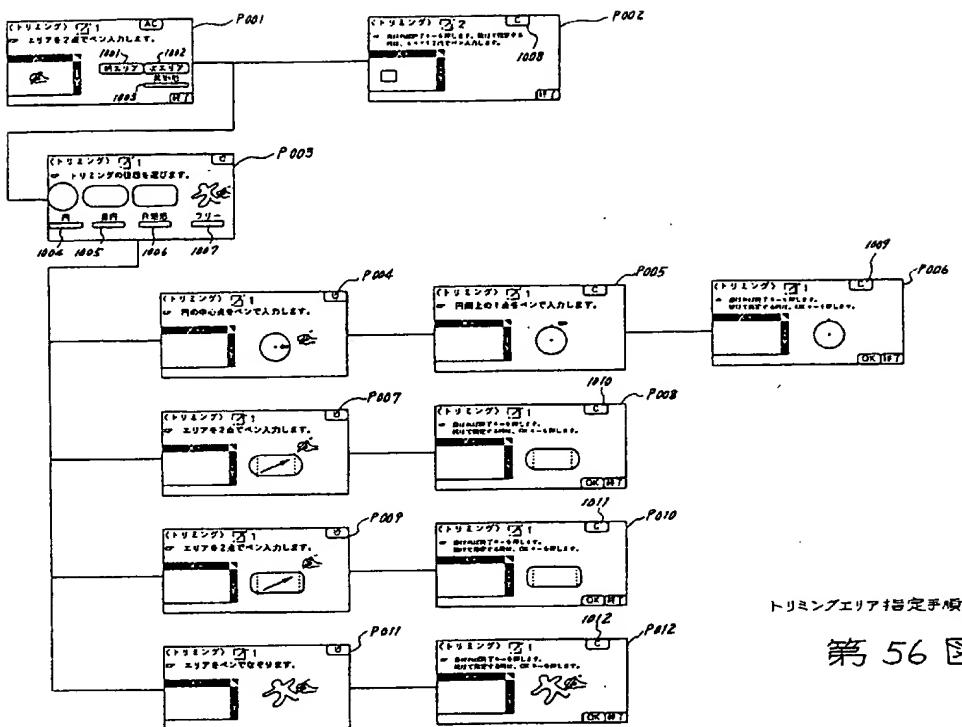
本体操作部の概観図

第 54 図



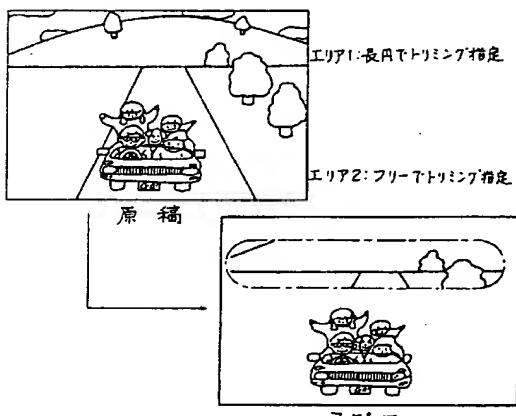
色変換操作手順説明図

第 55 図



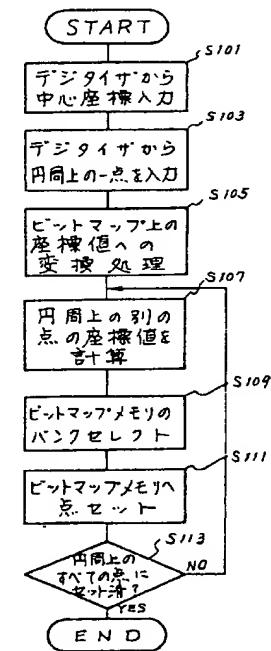
Trimming Area Specification Procedure Diagram

第 56 図

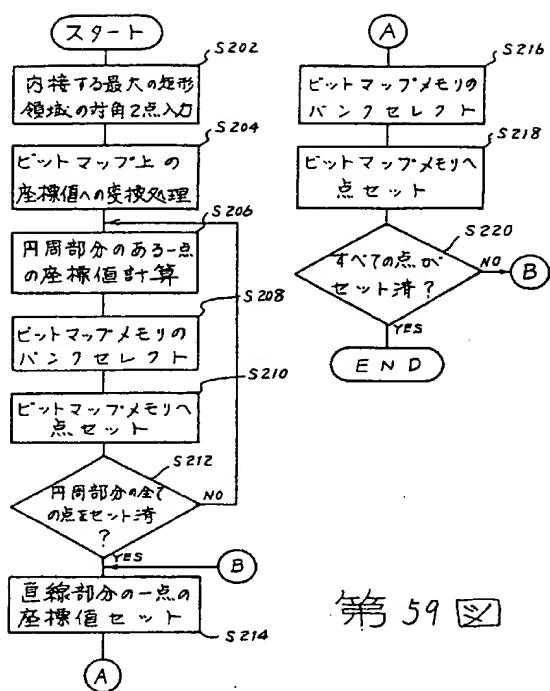


Trimming Specification Diagram

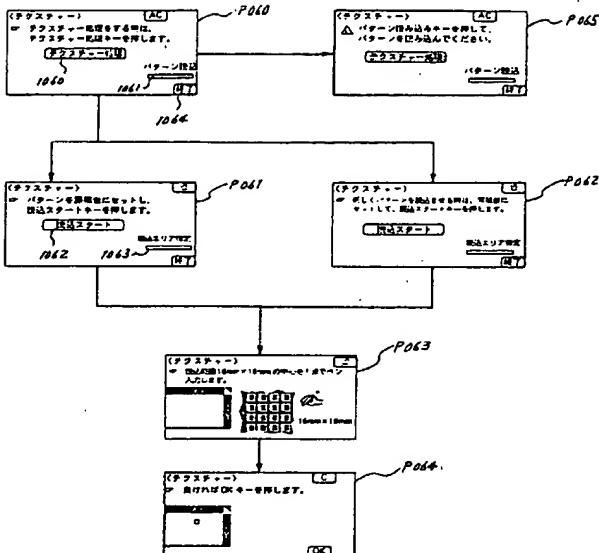
第 57 図



第 58 図

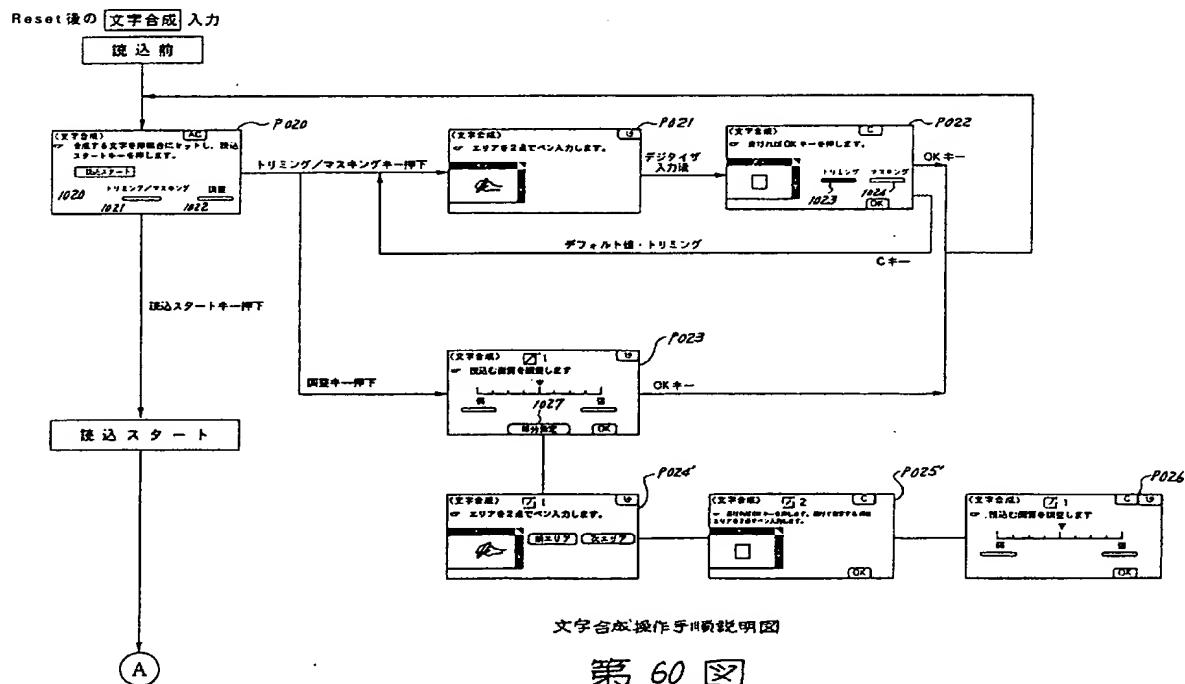


第 59



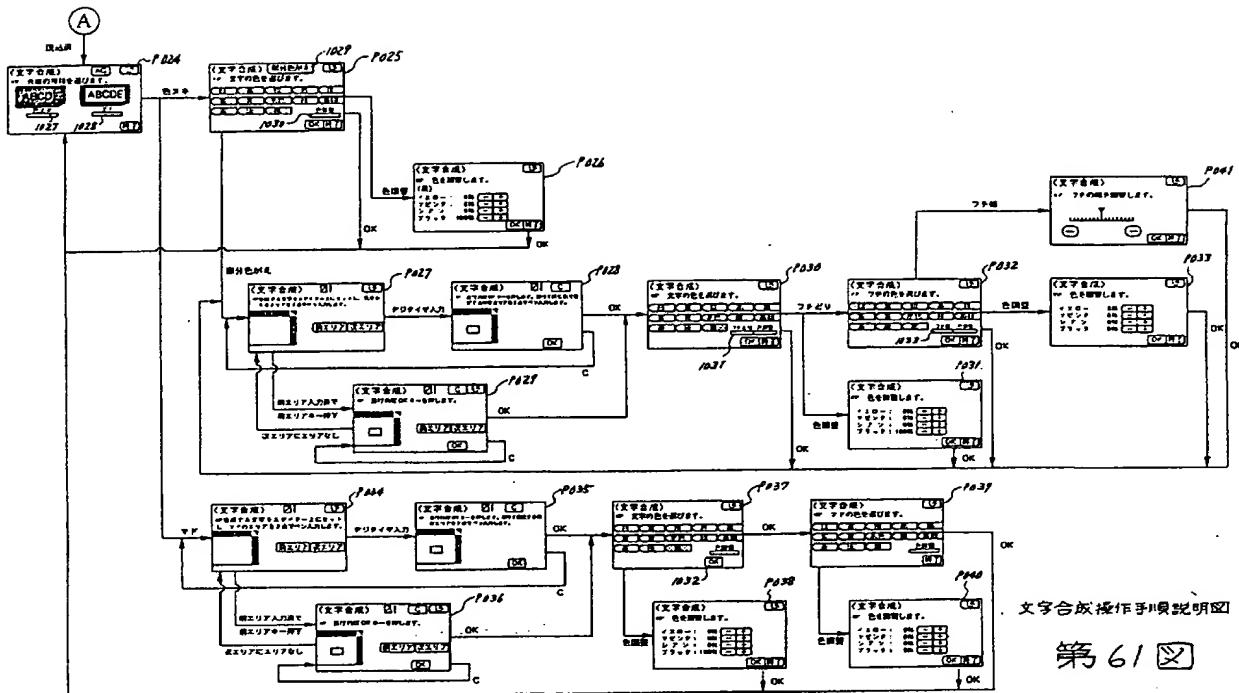
テクスチャー操作手順説明図

第 63



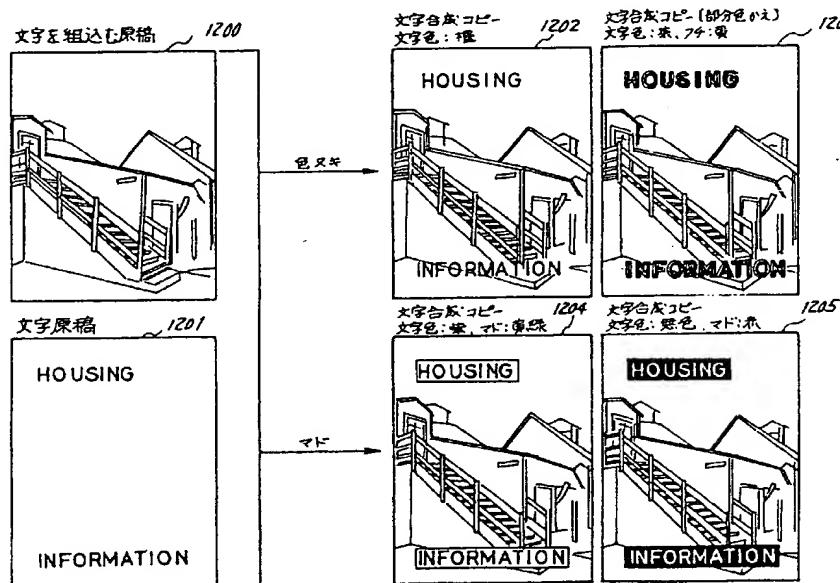
文字合成操作手順説明図

第 60

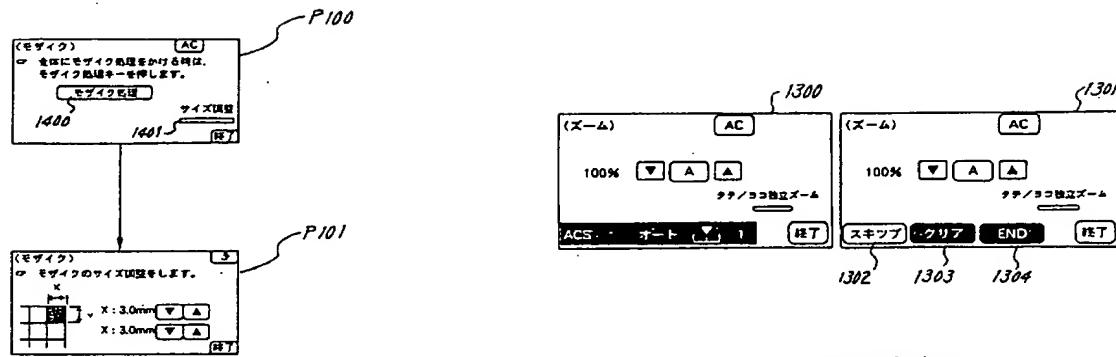


文字合成操作手順説明図

第 61



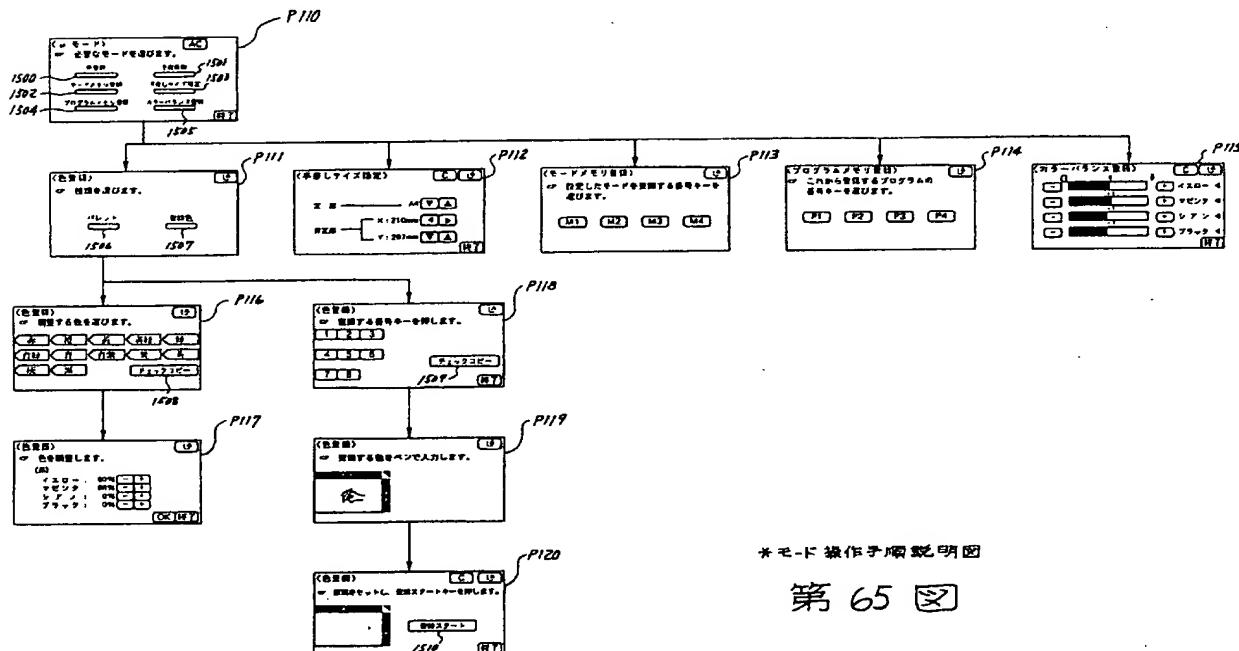
第 62



プログラムメモリ登録説明図

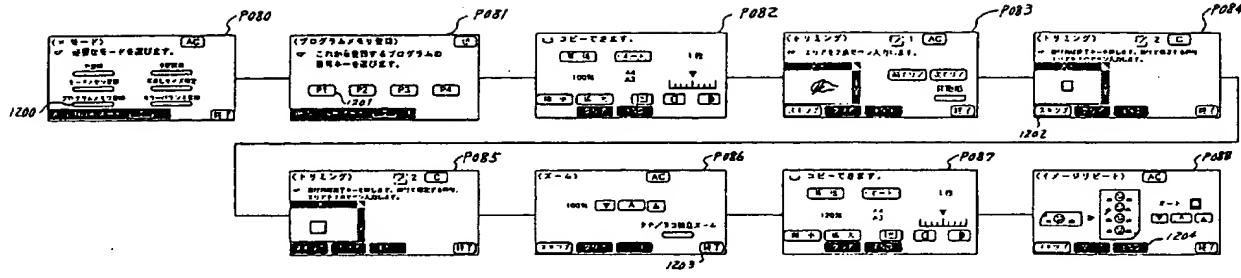
モザイク操作手順説明図

第 64 図



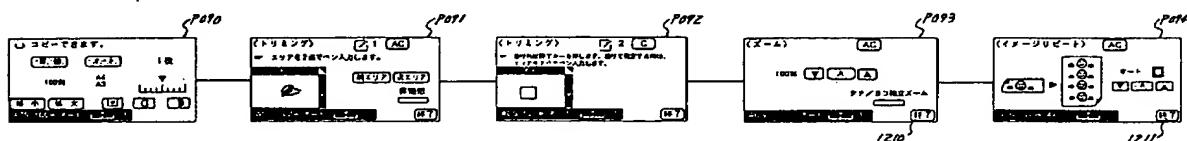
*モード操作手順説明図

第 65 図



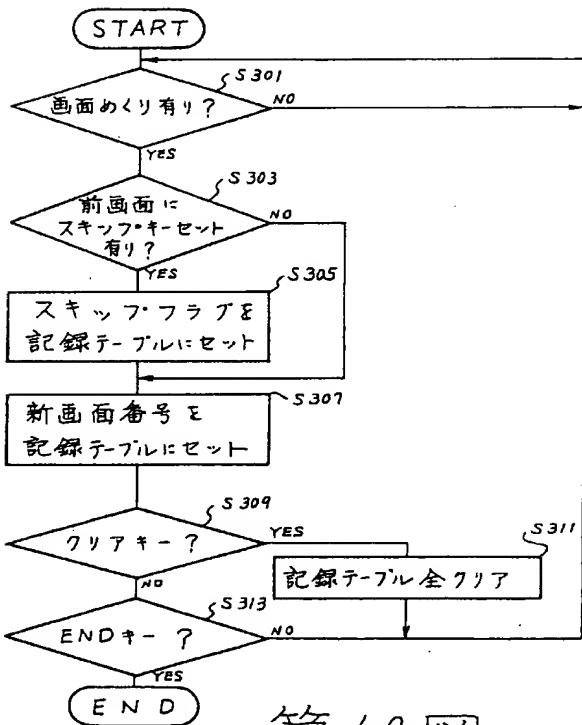
プログラム&モリ登録操作説明図

第 66 図

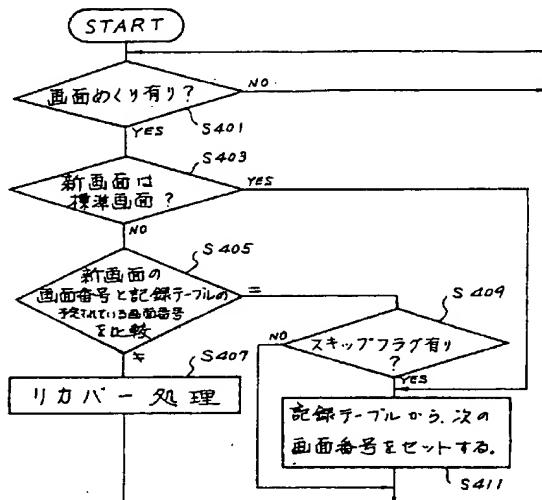


プログラム&モリ動作説明図

第 67 図



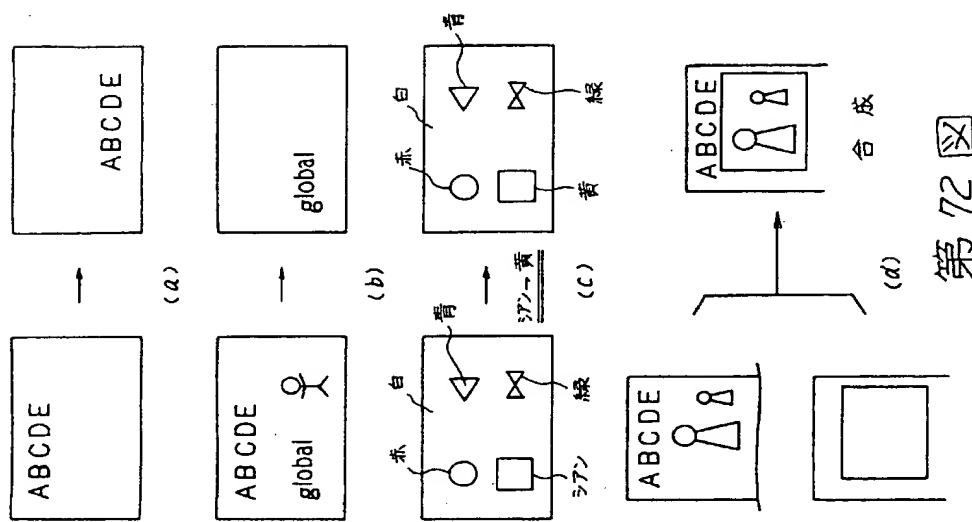
第 69 図



第 70 図

画面番号	①	スクリプト番号	①
・	②	・	②
・	③	・	③
・	④	・	④
・	⑤	・	⑤
・	⑥	・	⑥

第 71 図



第 72 図